

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 2 年 1 2 月 2 7 日  
Date of Application:

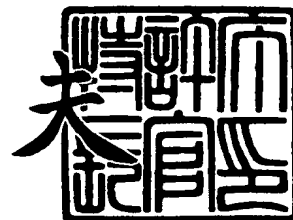
出 願 番 号                      特 願 2 0 0 2 - 3 7 8 8 0 3  
Application Number:  
[ST. 10/C]:                      [ J P 2 0 0 2 - 3 7 8 8 0 3 ]

出      願      人                      株式会社半導体エネルギー研究所  
Applicant(s):

2 0 0 3 年 1 0 月 2 8 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 3 - 3 0 8 9 0 0 9

【書類名】 特許願

【整理番号】 P006856

【提出日】 平成14年12月27日

【あて先】 特許庁長官 殿

【発明者】

    【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

    【氏名】 高山 徹

【発明者】

    【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

    【氏名】 丸山 純矢

【発明者】

    【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

    【氏名】 後藤 裕吾

【発明者】

    【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

    【氏名】 大野 由美子

【発明者】

    【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

    【氏名】 秋葉 麻衣

【特許出願人】

    【識別番号】 000153878

    【氏名又は名称】 株式会社半導体エネルギー研究所

    【代表者】 山崎 舜平

## 【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

**【書類名】 明細書****【発明の名称】** ICカード及び前記ICカードを用いた記帳システム**【特許請求の範囲】****【請求項1】**

表示装置と薄膜集積回路とを有するICカードであって、  
前記薄膜集積回路によって前記表示装置の駆動が制御されており、  
前記薄膜集積回路及び前記表示装置に用いられている半導体素子は多結晶半導体膜を用いて形成されていることを特徴とするICカード。

**【請求項2】**

表示装置と薄膜集積回路とを有するICカードであって、  
前記薄膜集積回路によって前記表示装置の駆動が制御されており、  
前記薄膜集積回路及び前記表示装置に用いられている半導体素子は多結晶半導体膜を用いて形成されており、

前記ICカードの膜厚は0.5mm以上1mm以下であることを特徴とするICカード。

**【請求項3】**

表示装置と薄膜集積回路とを有するICカードであって、  
前記薄膜集積回路によって前記表示装置の駆動が制御されており、  
前記薄膜集積回路及び前記表示装置に用いられている半導体素子は多結晶半導体膜を用いて形成されており、

前記表示装置はパッシブマトリクス型またはアクティブマトリクス型であって、  
前記表示装置と前記薄膜集積回路は同一のプリント配線基板に実装されており、

前記ICカードの膜厚は0.5mm以上1mm以下であることを特徴とするICカード。

**【請求項4】**

表示装置と複数の薄膜集積回路とを有するICカードであって、  
前記複数の薄膜集積回路によって前記表示装置の駆動が制御されており、

前記複数の薄膜集積回路及び前記表示装置に用いられている半導体素子は多結晶半導体膜を用いて形成されており、

前記複数の薄膜集積回路は積層されており、

前記表示装置と前記複数の薄膜集積回路は同一のプリント配線基板に実装されており、

前記 IC カードの膜厚は 0.5 mm 以上 1 mm 以下であることを特徴とする IC カード。

#### 【請求項 5】

請求項 4 において、前記複数の各薄膜集積回路の厚さが 1  $\mu$  m 以上 5  $\mu$  m 以下であることを特徴とする IC カード。

#### 【請求項 6】

請求項 1 乃至請求項 5 のいずれか 1 項において、前記表示装置は液晶表示装置または発光装置であることを特徴とする IC カード。

#### 【請求項 7】

請求項 1 乃至請求項 6 のいずれか 1 項に記載の前記 IC カードを用いた記帳システムであって、

前記薄膜集積回路によって前記表示装置の駆動が制御されており、

前記 IC カードの膜厚は 0.5 mm 以上 1 mm 以下であり、

金融機関の口座で行なわれた取り引きの金額、前記取り引きの日時または預金残高を前記薄膜集積回路において記録し、

前記記録された前記取り引きの金額、前記取り引きの日時または前記預金残高を前記表示装置において表示することを特徴とする記帳システム。

#### 【発明の詳細な説明】

##### 【0001】

#### 【発明の属する技術分野】

本発明は、メモリーやマイクロプロセッサ（CPU）などの集積回路を内蔵した IC カードに関し、さらには該 IC カードをキャッシュカードとして用いた場合の、取り引き内容の記帳システムに関する。

##### 【0002】

**【従来の技術】**

磁気で記録するタイプの磁気カードは記録できるデータがわずか数十バイト程度であるのに対し、半導体のメモリが内蔵されている IC カードは、記録できるデータが 5 KB 程度、もしくはそれ以上が一般的であり、格段に大きい容量を確保することができる。その上、磁気カードのようにカード上に砂鉄をかける等の物理的方法によりデータが読み取られる恐れがなく、また記憶されているデータが改ざんされにくいというメリットがある。

**【0003】**

そして近年、メモリに加えて CPU が搭載されることによって、IC カードはさらに高機能化され、その用途は、キャッシュカード、クレジットカード、プリペイドカード、診察券、学生証や社員証等の身分証明証、定期券、プリペイドカード、会員証など多岐に渡っている。高機能化の一例として、下記特許文献 1 には、単純な文字や数字などを表示できる表示装置と、数字を入力するためのキーボードとが搭載された IC カードについて記載されている。

**【0004】****【特許文献 1】**

特公平 2-7105 号公報

**【0005】**

特許文献 1 に記載されているように、IC カードに機能を付加することで、新たな利用の仕方が可能になる。現在、IC カードを用いた電子商取引、在宅勤務、遠隔医療、遠隔教育、行政サービスの電子化、高速道路の自動料金収受、映像配信サービス等の実用化が進められており、将来的にはより広範な分野において IC カードが利用されると考えられている。

**【0006】****【発明が解決しようとする課題】**

このように利用が広がるにつれ、IC カードの不正使用が無視できない大きな問題となっており、IC カード使用の際の本人認証の確実性を如何に高めるかが、今後の課題である。

**【0007】**

不正使用の防止策の一つに I C カードへの顔写真の掲載がある。顔写真を掲載することで、A T M 等の無人の端末装置ではない限り、I C カード使用の際に第三者が目視で本人の認証を行なうことが可能である。そして、至近距離で使用者の顔を撮影できるような防犯用の監視カメラを設置していない場合でも、不正使用の防止を効果的に行なうことができる。

#### 【0008】

しかし、一般的に顔写真は印刷法により I C カードに転写されており、偽造によって比較的容易に摩り替えることができるという落とし穴がある。

#### 【0009】

また I C カードの厚さは一般的に 0.7 mm と薄い。そのため、集積回路が搭載されるエリアが限られている場合、高機能化を目指そうとすると、回路規模やメモリ容量のより大きい集積回路をその限られた容積の中により多く搭載する必要がある。

#### 【0010】

そこで本発明は、顔写真の摩り替えなどの偽造を防止することでセキュリティを確保することができ、なおかつ顔写真以外の画像の表示できる、より高機能な I C カードの提案を課題とする。

#### 【0011】

##### 【課題を解決するための手段】

本発明では、I C カード内に収まるような薄さの表示装置を、I C カード内に搭載する。具体的には、以下の手法を用いて集積回路と表示装置を作製する。

#### 【0012】

まず第 1 の基板上に金属膜を成膜し、該金属膜の表面を酸化することで数 nm の極薄い金属酸化膜を成膜する。次に該金属酸化膜上に絶縁膜、半導体膜を順に積層するように成膜する。そして該半導体膜を用いて、集積回路または表示装置に用いられる半導体素子を作製する。なお本明細書では、既存のシリコンウェハを用いて形成された集積回路と区別するために、以下、本発明で用いる上記集積回路を薄膜集積回路と呼ぶ。半導体素子を形成したら、該素子を覆うように第 2 の基板を貼り合わせ、第 1 の基板と第 2 の基板の間に半導体素子が挟まれた状態

にする。

#### 【0013】

そして第1の基板の半導体素子が形成されている側とは反対の側に、第1の基板の剛性を補強するために第3の基板を貼り合わせる。第2の基板よりも第1の基板の剛性が高いほうが、第1の基板を引き剥がす際に、半導体素子に損傷が与えられにくくスムーズに剥がすことができる。ただし第3の基板は、後に第1の基板を半導体素子から引き剥がす際に、第1の基板の剛性が十分であれば、必ずしも貼り合わせる必要はない。

#### 【0014】

次に、加熱処理等を施すことで金属酸化膜を結晶化し、脆性を高め、基板を半導体素子から剥離しやすくする。そして第1の基板を第3の基板と共に、半導体素子から引き剥がす。なお、金属酸化膜を結晶化するための加熱処理は、第3の基板を貼り合わせる前であってもよいし、第2の基板を貼り合わせる前であってもよい。或いは、半導体素子を形成する工程において行なわれる加熱処理が、この金属酸化膜の結晶化の工程を兼ねていても良い。

#### 【0015】

この引き剥がしによって、金属膜と金属酸化膜の間で分離する部分と、絶縁膜と金属酸化膜の間で分離する部分と、金属酸化膜自体が双方に分離する部分とが生じる。いずれにしても、半導体素子は第2の基板側に貼り付くように、第1の基板から引き剥がされる。

#### 【0016】

そして第1の基板を剥離した後、半導体素子をプリント配線基板またはインターポーザにマウントし、第2の基板を剥離する。なお、第2の基板は必ずしも剥離する必要はなく、第2の基板の厚さが問題にならないようであれば、貼り付けたまま完成としても良い。

#### 【0017】

なお表示装置の表示素子は、マウントした後に作製する。具体的に液晶表示装置の場合、例えば半導体素子の一つであるTFTに電氣的に接続された液晶セルの画素電極や、該画素電極を覆っている配向膜を作製してからマウントし、その



後、別途作製しておいた対向基板を貼り合わせて液晶を注入し完成させるようにする。

#### 【0018】

また第1の基板を剥離した後、半導体素子をプリント配線基板またはインターポーザではなく、表示装置の土台となる別の基板に貼り合わせるようにしても良い。そして表示素子を形成して表示装置が完成した後、表示装置を土台となる基板ごとプリント配線基板またはインターポーザにマウントするようにしても良い。この場合、第2の基板の剥離は、マウントの前に行なわれることになる。なお、土台となる基板の厚さは、ICカード自体の薄膜化を妨げるもののない程度とし、具体的には数百 $\mu\text{m}$ 以下程度とするのが望ましい。

#### 【0019】

また、半導体素子を用いて形成された表示装置または薄膜集積回路と、プリント配線基板またはインターポーザと、の電気的な接続（ボンディング）は、フリップチップ法、TAB（Tape Automated Bonding）法を用いても、またワイヤボンディング法を用いても良い。フリップチップ法を用いる場合、ボンディングはマウントと同時に進行される。ワイヤボンディング法を用いる場合、ボンディングの工程は、マウントした後、第2の基板が剥離された状態で行なう。

#### 【0020】

なお1つの基板上に、複数の薄膜集積回路や表示装置を形成する場合、途中でダイシングを行ない、薄膜集積回路や表示装置を互いに切り離すようにする。ダイシングを行なうタイミングは、薄膜集積回路の場合パッケージングの有無によって異なり、表示装置の場合土台となる基板の有無によって異なるが、いずれの場合においてもプリント配線基板にマウントまたは実装される前に行なう。

#### 【0021】

また薄膜集積回路をパッケージングする場合、同一のインターポーザ上に複数の薄膜集積回路をマウントしてMCPとして用いても良い。この場合も、薄膜集積回路間の電気的なワイヤボンディング法を用いても良いし、フリップチップ法を用いても良い。

#### 【0022】

またインターポーザは、プリント配線基板との電氣的接続をリードフレームで行なうタイプであっても良いし、 bumps を用いて行うタイプであっても良いし、その他公知の形態を有していても良い。

#### 【0023】

本発明では、シリコンウェハで作製された集積回路の膜厚が  $50\text{ }\mu\text{m}$  程度であるのに対し、膜厚  $500\text{ nm}$  以下の薄膜の半導体膜を用いて、トータルの膜厚が  $1\text{ }\mu\text{m}$  以上  $5\text{ }\mu\text{m}$  以下、代表的には  $2\text{ }\mu\text{m}$  程度の飛躍的に薄い薄膜集積回路を形成することができる。また表示装置の厚さを  $0.5\text{ mm}$  程度、より望ましくは  $0.3\text{ mm}$  程度とすることができる。よって、表示装置を薄さ  $0.5\text{ mm}$  以上  $1\text{ mm}$  以下の IC カードに搭載することが可能であり、また、回路規模やメモリ容量のより大きい薄膜集積回路を、IC カードの限られた容積の中により多く搭載することができ、小型化、軽量化を妨げずに IC カードの多機能を実現することができる。

#### 【0024】

また本発明は、シリコンウェハに比べて安価で大型のガラス基板を用いることができるので、より低いコストで、なおかつ高いスループットで薄膜集積回路を大量生産することができ、生産コストを飛躍的に抑えることができる。また、基板を繰り返し使用することも可能なので、コストを削減することができる。

#### 【0025】

また、シリコンウェハで作製された集積回路のように、クラックや研磨痕の原因となるバックグランド処理を行う必要がなく、また厚さのバラツキも、薄膜集積回路を構成する各膜の成膜時におけるばらつきに依存することになるので、大きくても数百  $\text{nm}$  程度であり、バックグランド処理による数～数十  $\mu\text{m}$  のばらつきと比べて飛躍的に小さく抑えることができる。

#### 【0026】

またプリント配線基板の形状に合わせて薄膜集積回路や表示装置を貼り合わせることが可能なので、IC カードの形状の自由度が高まる。よって例えば、円柱状のピンなどに貼り付けられるような、曲面を有する形状に IC カードを形成することも可能である。

## 【0027】

なお、薄膜集積回路はプリント配線基板上にベアチップとして直接実装する形態に限定されず、インターポーザ上にマウントしてパッケージングしてから実装する形態も取り得る。ベアチップとして実装することで小型化、軽量化を図ることができる。一方、パッケージングしてから実装することで、パッケージングメーカーから供給された薄膜集積回路を電子機器メーカー側で実装する際に、クリーンルームや特殊なボンダ等の設備・技術を必要とせず、実装を容易にすることができる。そして、薄膜集積回路を外部環境から守り、プリント配線基板のフットプリントを標準化することができ、サブミクロンスケールの薄膜集積回路の配線をプリント配線基板と同程度のミリメートルスケールまで拡大することができる。

## 【0028】

パッケージは、C S P (Chip Size Package)、M C P (Multi Chip Package) のみならず、D I P (Dual In-line Package)、Q F P (Quad Flat Package)、S O P (Small Outline Package) などのあらゆる公知の形態が可能である。

## 【0029】

なお表示装置は、例えば液晶表示装置、有機発光素子に代表される発光素子を各画素に備えた発光装置、DMD (Digital Micromirror Device) 等を用いることができる。また薄膜集積回路にはマイクロプロセッサ (C P U)、メモリ、電源回路、またその他のデジタル回路やアナログ回路を設けることができる。さらに該表示装置の駆動回路や、該駆動回路に供給する信号を生成するコントローラを薄膜集積回路内に設けても良い。

## 【0030】

## 【発明の実施の形態】

図1 (A) に、本発明の I C カードの上面図を示す。図1 (A) に示す I C カードは、I C カードに設けられた接続端子と端末装置のリードライタとを電氣的に接続し、データの送受信を行う接触型であるが、非接触でデータの送受信を行なう非接触型であってもよい。

**【0031】**

101はカード本体であり、102はカード本体101に搭載されている表示装置の画素部、103は同じくカード本体101に搭載されている薄膜集積回路の接続端子に相当する。

**【0032】**

図1（B）に、図1（A）に示したカード本体の内部に封止されているプリント配線基板104の構成を示す。また図1（C）に、図1（B）に示したプリント配線基板104の裏側の構成を示す。プリント配線基板104の一方の面には表示装置105が実装されており、他方の面には薄膜集積回路106が実装されている。

**【0033】**

なお図1に示すICカードは、表示装置105と薄膜集積回路106が、プリント配線基板104の異なる面に実装されているが、共に同じ面に実装されていても良い。図1に示すように、表示装置105と薄膜集積回路106が、プリント配線基板104の異なる面に実装されている場合、表示装置105に電氣的に接続されているリード（配線）108と、薄膜集積回路106に電氣的に接続されているリード（配線）109とが、コンタクトホール107を介して電氣的に接続することができる。

**【0034】**

接続端子103は、端末装置に備えられたリーダライタと直接接続し、端末装置とICカードとの間の送受信を行なうための端子である。図2（A）に、図1（B）に示した接続端子103の拡大図を示す。また、図2（B）に、図1（C）に示した薄膜集積回路106の拡大図を示す。

**【0035】**

図2（A）では、プリント配線基板104の一方の面に、接続端子103が8つ設けられている例を示しており、無論接続端子の数はこれに限定されない。また図2（B）に示すように、プリント配線基板104の他方の面に、パッド111が複数設けられている。

**【0036】**

パッド111は、ワイヤ112によって薄膜集積回路106と電氣的に接続されている。パッド111には、プリント配線基板104に設けられたコンタクトホール110を介して接続端子103と電氣的に接続されたものや、リード109に電氣的に接続されたものが存在する。また時には、ワイヤ112を設けずに薄膜集積回路106と電氣的に接続することなく、接続端子103やリード109と電氣的に接続されているパッド111を設けても良い。

#### 【0037】

また図2(C)に、表示装置105とリード108の接続部分の断面図を示す。図2(C)に示すように、表示装置105に設けられた端子114とリード108とが、ワイヤ113によって電氣的に接続されており、リード108とリード109とが、コンタクトホール107を介して電氣的に接続されている。

#### 【0038】

なお本実施の形態では、パッド111と薄膜集積回路106との間の電氣的な接続を、ワイヤボンディング法を用いて接続されているが、本発明はこれに限定されない。ワイヤボンディング法に限らず、溶ダーボールを用いたフリップチップ法で接続しても良いし、その他の方法を用いても良い。また、表示装置とリード108との間の電氣的な接続は、ワイヤボンディング法に限定されず、その他の方法を用いても良い。

#### 【0039】

また接続端子103と薄膜集積回路106との間の電氣的な接続は、本実施の形態に示した形態に限定されない。例えばパッドを設けずに、コンタクトホールを介して直接ワイヤで接続端子と薄膜集積回路とを接続するようにしても良い。

#### 【0040】

次に、薄膜集積回路の作製方法について述べた後、表示装置の作製方法について述べる。なお本実施の形態では、半導体素子として2つのTFTを例に挙げて示すが、薄膜集積回路と表示装置に含まれる半導体素子はこれに限定されず、あらゆる回路素子を用いることができる。例えば、TFTの他に、記憶素子、ダイオード、光電変換素子、抵抗素子、コイル、容量素子、インダクタなどが代表的に挙げられる。

**【0041】**

まず図3 (A) に示すように、スパッタ法を用いて第1の基板500上に金属膜501を成膜する。ここでは金属膜501にタングステンをを用い、膜厚を10 nm～200 nm、好ましくは50 nm～75 nmとする。なお本実施の形態では第1の基板500上に直接金属膜501を成膜するが、例えば酸化珪素、窒化珪素、窒化酸化珪素等の絶縁膜で第1の基板500を覆ってから、金属膜501を成膜するようにしても良い。

**【0042】**

そして金属膜501の成膜後、大気に曝すことなく酸化物膜502を積層するように成膜する。ここでは酸化物膜502として酸化珪素膜を膜厚150 nm～300 nmとなるように成膜する。なお、スパッタ法を用いる場合、第1の基板500の端面にも成膜が施される。そのため、後の工程における剥離の際に、酸化物膜502が第1の基板500側に残ってしまうのを防ぐために、端面に成膜された金属膜501と酸化物膜502とをO<sub>2</sub>アッシングなどで選択的に除去することが好ましい。

**【0043】**

また酸化物膜502の成膜の際に、スパッタの前段階としてターゲットと基板との間をシャッターで遮断してプラズマを発生させる、プレスパッタを行う。プレスパッタはArを10 sccm、O<sub>2</sub>をそれぞれ30 sccmの流量とし、第1の基板500の温度を270℃、成膜パワーを3 kWの平行状態に保って行なう。プレスパッタにより、金属膜501と酸化物膜502の間に極薄い数nm（ここでは3 nm）程度の金属酸化膜503が形成される。金属酸化膜503は、金属膜501の表面が酸化することで形成される。よって本実施の形態では、金属酸化膜503は酸化タングステンで形成される。

**【0044】**

なお本実施の形態では、プレスパッタにより金属酸化膜503を形成しているが、本発明はこれに限定されない。例えば酸素、または酸素にAr等の不活性ガスを添加し、プラズマにより意図的に金属膜501の表面を酸化し、金属酸化膜503を形成するようにしても良い。

## 【0045】

次に酸化物膜502を成膜した後、PCVD法を用いて下地膜504を成膜する。ここでは下地膜504として、酸化窒化珪素膜を膜厚100nm程度となるように成膜する。そして下地膜504を成膜した後、大気に曝さずに半導体膜505を形成する。半導体膜505の膜厚は25～100nm（好ましくは30～60nm）とする。なお半導体膜505は、非晶質半導体であっても良いし、多結晶半導体であっても良い。また半導体は珪素だけではなくシリコンゲルマニウムも用いることができる。シリコンゲルマニウムを用いる場合、ゲルマニウムの濃度は0.01～4.5atomic%程度であることが好ましい。

## 【0046】

次に図3（B）に示すように、半導体膜505を公知の技術により結晶化する。公知の結晶化方法としては、電熱炉を使用した熱結晶化方法、レーザー光を用いたレーザ結晶化法、赤外光を用いたランプアニール結晶化法がある。或いは特開平7-130652号公報で開示された技術に従って、触媒元素を用いる結晶化法を用いることもできる。

## 【0047】

また、なお予め多結晶半導体膜である半導体膜505を、スパッタ法、プラズマCVD法、熱CVD法などで形成するようにしても良い。

## 【0048】

本実施の形態ではレーザ結晶化により、半導体膜505を結晶化する。連続発振が可能な固体レーザを用い、基本波の第2高調波～第4高調波のレーザ光を照射することで、大粒径の結晶を得ることができる。例えば、代表的には、Nd:YVO<sub>4</sub>レーザ（基本波1064nm）の第2高調波（532nm）や第3高調波（355nm）を用いるのが望ましい。具体的には、連続発振のYVO<sub>4</sub>レーザから射出されたレーザ光を非線形光学素子により高調波に変換し、出力10Wのレーザ光を得る。また非線形光学素子を用いて、高調波を射出する方法もある。そして、好ましくは光学系により照射面にて矩形状または楕円形状のレーザ光に成形して、半導体膜502に照射する。このときのエネルギー密度は0.01～100MW/cm<sup>2</sup>程度（好ましくは0.1～10MW/cm<sup>2</sup>）が必要である。そ

して、走査速度を  $10 \sim 2000 \text{ cm/s}$  程度のとし、照射する。

#### 【0049】

なおレーザ結晶化は、連続発振の基本波のレーザ光と連続発振の高調波のレーザ光とを照射するようにしても良いし、連続発振の基本波のレーザ光とパルス発振の高調波のレーザ光とを照射するようにしても良い。

#### 【0050】

なお、希ガスや窒素などの不活性ガス雰囲気中でレーザ光を照射するようにしても良い。これにより、レーザ光照射による半導体表面の荒れを抑えることができ、界面準位密度のばらつきによって生じる閾値のばらつきを抑えることができる。

#### 【0051】

上述した半導体膜 505 へのレーザ光の照射により、結晶性がより高められた半導体膜 506 が形成される。次に、図 3 (C) に示すように半導体膜 506 をパターンニングし、島状の半導体膜 507、508 が形成され、該島状の半導体膜 507、508 を用いて TFT に代表される各種の半導体素子が形成される。なお本実施の形態では、下地膜 504 と島状の半導体膜 507、508 とが接しているが、半導体素子によっては、下地膜 504 と島状の半導体膜 507、508 との間に、電極や絶縁膜等が形成されていても良い。例えば半導体素子の 1 つであるボトムゲート型の TFT の場合、下地膜 504 と島状の半導体膜 507、508 との間に、ゲート電極とゲート絶縁膜が形成される。

#### 【0052】

本実施の形態では、島状の半導体膜 507、508 を用いてトップゲート型の TFT 509、510 を形成する (図 3 (D))。具体的には、島状の半導体膜 507、508 を覆うようにゲート絶縁膜 511 を成膜する。そして、ゲート絶縁膜 511 上に導電膜を成膜し、パターンニングすることで、ゲート電極 512、513 を形成する。そして、ゲート電極 512、513 や、あるいはレジストを成膜しパターンニングしたものをマスクとして用い、島状の半導体膜 507、508 に n 型を付与する不純物を添加し、ソース領域、ドレイン領域、さらには LDD 領域等を形成する。なおここでは TFT 509、510 を n 型とするが、p 型



の T F T の場合は、p 型の導電性を付与する不純物を添加する。

#### 【0053】

上記一連の工程によって T F T 509、510 を形成することができる。なお T F T の作製方法は、上述した工程に限定されない。

#### 【0054】

次に T F T 509、510 を覆って第 1 の層間絶縁膜 514 を成膜する。そして、ゲート絶縁膜 511 及び第 1 の層間絶縁膜 514 にコンタクトホールを形成した後、コンタクトホールを介して T F T 509、510 と接続する配線 515 ～ 518 を、第 1 の層間絶縁膜 514 に接するように形成する。そして配線 515 ～ 518 を覆うように、第 1 の層間絶縁膜 514 上に第 2 の層間絶縁膜 519 を成膜する。

#### 【0055】

そして第 2 の層間絶縁膜 519 にコンタクトホールを形成し、該コンタクトホールを介して配線 518 と接続する端子 520 が、第 2 の層間絶縁膜 519 上に形成される。なお本実施の形態では、端子 520 が配線 518 を介して T F T 510 と電氣的に接続されているが、半導体素子と端子 520 との電氣的な接続の形態は、これに限定されない。

#### 【0056】

次に、第 2 の層間絶縁膜 519 及び端子 520 上に保護層 521 を形成する。保護層 521 は、後に第 2 の基板を張り合わせたり剥離したりする際に、第 2 の層間絶縁膜 519 及び端子 520 の表面を保護することができ、なおかつ第 2 の基板の剥離後に除去することが可能な材料を用いる。例えば、水またはアルコール類に可溶なエポキシ系、アクリレート系、シリコン系の樹脂を全面に塗布し、焼成することで保護層 521 を形成することができる。

#### 【0057】

本実施の形態ではスピンコートで水溶性樹脂（東亜合成製：V L - W S H L 10）を膜厚 30  $\mu$  m となるように塗布し、仮硬化させるために 2 分間の露光を行ったあと、U V 光を裏面から 2.5 分、表面から 10 分、合計 12.5 分の露光を行って本硬化させて、保護層 521 を形成する（図 3（E））。

## 【0058】

なお、複数の有機樹脂を積層する場合、有機樹脂同士では使用している溶媒によって塗布または焼成時に一部溶解したり、密着性が高くなりすぎる恐れがある。従って、第2の層間絶縁膜519と保護層521を共に同じ溶媒に可溶な有機樹脂を用いる場合、後の工程において保護層521の除去がスムーズに行なわれるように、第2の層間絶縁膜519を覆うように、なおかつ第2の層間絶縁膜519と端子520との間挟まれるように、無機絶縁膜（ $\text{SiN}_x$ 膜、 $\text{SiN}_x\text{O}_y$ 膜、 $\text{AlN}_x$ 膜、または $\text{AlN}_x\text{O}_y$ 膜）を形成しておくことが好ましい。

## 【0059】

次に、後の剥離を行ない易くするために、金属酸化膜503を結晶化させる。結晶化により、金属酸化膜503が粒界において割れやすくなり、脆性を高めることができる。本実施の形態では、 $420^\circ\text{C} \sim 550^\circ\text{C}$ 、0.5～5時間程度加熱処理を行ない、結晶化を行なった。

## 【0060】

次に、金属酸化膜503と酸化物膜502の間の密着性、または金属酸化膜503と金属膜501の間の密着性を部分的に低下させ、剥離開始のきっかけとなる部分を形成する処理を行う。具体的には、剥離しようとする領域の周縁に沿って外部から局所的に圧力を加えて金属酸化膜503の層内または界面近傍の一部に損傷を与える。本実施の形態では、ダイヤモンドペンなどの硬い針を金属酸化膜503の端部近傍に垂直に押しつけ、そのまま荷重をかけた状態で金属酸化膜503に沿って動かす。好ましくは、スクライバー装置を用い、押し込み量を0.1mm～2mmとし、圧力をかけて動かせばよい。このように、剥離を行う前に、剥離が開始されるきっかけとなるような、密着性の低下した部分を形成することで、後の剥離工程における不良を低減させることができ、歩留まり向上につながる。

## 【0061】

次いで、両面テープ522を用い、保護層521に第2の基板523を貼り付け、さらに両面テープ524を用い、第1の基板500に第3の基板525を貼り付ける（図4（A））。なお両面テープではなく接着剤を用いてもよい。例え

ば紫外線によって剥離する接着剤を用いることで、第2の基板剥離の際に半導体素子にかかる負担を軽減させることができる。第3の基板525は、後の剥離工程で第1の基板500が破損することを防ぐ。第2の基板523および第3の基板525としては、第1の基板500よりも剛性の高い基板、例えば石英基板、半導体基板を用いることが好ましい。

#### 【0062】

次いで、金属膜501と酸化物膜502とを物理的に引き剥がす。引き剥がしは、先の工程において、金属酸化膜503の金属膜501または酸化物膜502に対する密着性が部分的に低下した領域から開始する。

#### 【0063】

引き剥がしによって、金属膜501と金属酸化膜503の間で分離する部分と、酸化物膜502と金属酸化膜503の間で分離する部分と、金属酸化膜503自体が双方に分離する部分とが生じる。そして第2の基板523側に半導体素子（ここではTFT509、510）が、第3の基板525側に第1の基板500及び金属膜501が、それぞれ張り付いたまま分離する。引き剥がしは比較的小さな力（例えば、人間の手、ノズルから吹付けられるガスの風圧、超音波等）で行なうことができる。剥離後の状態を図4（B）に示す。

#### 【0064】

次に、接着剤526でプリント配線基板527と、部分的に金属酸化膜503が付着している酸化物層502とを接着する（図4（C））。なお本実施の形態では、薄膜集積回路をベアチップとしてプリント配線基板に実装する例について示すが、パッケージングしてから実装する場合は、インターポーザにマウントする。

#### 【0065】

この接着の際に、両面テープ522による第2の基板523と保護層521との間の密着力よりも、接着剤526による酸化物層502とプリント配線基板527との間の密着力の方が高くなるように、接着剤526の材料を選択することが重要である。

#### 【0066】

なお、金属酸化膜 503 が酸化物膜 502 の表面に残存していると、プリント配線基板 527 との密着性が悪くなる場合があるので、完全にエッチング等で除去してからプリント配線基板に接着させ、密着性を高めるようにしても良い。

#### 【0067】

プリント配線基板 527 として、セラミックス基板、ガラスエポキシ基板、ポリイミド基板等の公知の材料を用いることができる。なお薄膜集積回路や表示装置において発生した熱を拡散させるために、 $2\sim 30\text{ W/mK}$  程度の高い熱伝導率を有するのが望ましい。

#### 【0068】

プリント配線基板 527 上には、パッド 530 が設けられている。パッド 530 は、例えば銅にはんだ、金またはスズをメッキすることで形成されている。

#### 【0069】

接着剤 526 としては、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤が挙げられる。さらに好ましくは、銀、ニッケル、アルミニウム、窒化アルミニウムからなる粉末、またはフィラーを含ませて接着剤 526 も高い熱伝導性を備えていることが好ましい。

#### 【0070】

次に図 5 (A) に示すように、保護層 521 から両面テープ 522 と第 2 の基板 523 を順に、または同時に剥がす。

#### 【0071】

そして図 5 (B) に示すように保護層 521 を除去する。ここでは保護層 521 に水溶性の樹脂が使われているので、水に溶かして除去する。保護層 521 が残留していると不良の原因となる場合は、除去後の表面に洗浄処理や  $\text{O}_2$  プラズマ処理を施し、残留している保護層 521 の一部を除去することが好ましい。

#### 【0072】

次に、ワイヤボンディング法を用いて、端子 520 とパッド 530 をワイヤ 532 で接続する。マウントと電氣的な接続を行なうことで、実装が完了する。

#### 【0073】

なお、薄膜集積回路をインターポーザ上にマウントしてパッケージングする場合は、気密封止方式または樹脂封止方式等で封止することができる。気密封止方式を用いる場合、一般的にはセラミック、金属またはガラス等のケースを用いて封止する。また樹脂封止方式を用いる場合、具体的にはモールド樹脂等が用いられる。なお必ずしも薄膜集積回路を封止する必要はないが、パッケージの機械的強度を高めたり、薄膜集積回路において発生した熱を放熱したり、隣接する回路からの電磁ノイズを遮ったりすることができる。

#### 【0074】

なお本実施の形態では、金属膜 501 としてタングステンを用いているが、本発明において金属膜はこの材料に限定されない。その表面に金属酸化膜 503 が形成され、該金属酸化膜 503 を結晶化することで基板を引き剥がすことができるような金属を含む材料であれば良い。例えば、TiN、WN、Mo 等を用いることができる。またこれらの合金を金属膜として用いる場合、その組成比によって結晶化の際の加熱処理の最適な温度が異なる。よって組成比を調整することで、半導体素子の作製工程にとって妨げとならない温度で加熱処理を行なうことができ、半導体素子のプロセスの選択肢が制限されにくい。

#### 【0075】

なおレーザ結晶化の際、各薄膜集積回路を、レーザ光のビームスポットの走査方向に対して垂直な方向における幅に収まる領域に形成することで、薄膜集積回路が、ビームスポットの長軸の両端に形成される結晶性の劣った領域（エッジ）を横切るのを防ぎ、少なくとも結晶粒界のほとんど存在しない半導体膜を、薄膜集積回路内の半導体素子に用いることができる。

#### 【0076】

上記作製方法によって、トータルの膜厚  $1\mu\text{m}$  以上  $5\mu\text{m}$  以下、代表的には  $2\mu\text{m}$  程度の飛躍的に薄い薄膜集積回路を形成することができる。なお薄膜集積回路の厚さには、半導体素子自体の厚さのみならず、金属酸化膜と半導体素子との間に設けた絶縁膜の厚さと、半導体素子を形成した後に覆う層間絶縁膜の厚さと、端子の厚さとを含める。

#### 【0077】

次に、図6を用いて、本発明の表示装置の作製方法について説明する。

#### 【0078】

図6は、プリント配線基板6000上に、接着剤6001によってマウントされた表示装置6002の断面図に相当する。図6では、表示装置6002として液晶表示装置を用いた例を示す。

#### 【0079】

図6に示す表示装置6002では、まず図3(A)に示した作製方法に従って、半導体膜まで形成する。そして該半導体膜を用いたTFT6003と、該TFTを覆っている層間絶縁膜6005と、該TFT6003に電氣的に接続され、なおかつ層間絶縁膜6005上に形成された画素電極6004と、同じく層間絶縁膜6005上に形成された表示装置6002用の端子6006と、画素電極6004を覆っている配向膜6007とを形成する。そして配向膜6007にはラビング処理を施しておく。また配向膜6007を形成する前に、絶縁膜を用いてスペーサ6008を形成しても良い。なお端子6006は、配向膜6007によって覆われず、露出させるようにする。

#### 【0080】

そして、図3(E)に示した作製方法に従って、配向膜6007上に保護膜を形成し、図4(A)～図5(B)に示した工程に従って、第1の基板を剥離した後、プリント配線基板にマウントし、第2の基板と保護膜を除去する。

#### 【0081】

そして別途形成しておいた対向基板6009を、シール剤6010を用いて貼り合わせる。シール剤にはフィラーが混入されていても良い。対向基板6009は、その厚さが数百 $\mu\text{m}$ 程度の基板6011上に、透明導電膜からなる対向電極6012と、ラビング処理が施された配向膜6013が形成されている。なおこれらに加えて、カラーフィルタや、ディスクリネーションを防ぐための遮蔽膜などが形成されていても良い。また、偏光板6014を、対向基板6009の対向電極6012が形成されている面とは逆の面に、貼り合わせておく。

#### 【0082】

なお基板6011はプラスチック基板を用いることができる。プラスチック基

板としては、極性基のついたノルボルネン樹脂からなるARTON：JSR製を用いることができる。また、ポリエチレンテレフタレート（PET）、ポリエーテルスルホン（PES）、ポリエチレンナフタレート（PEN）、ポリカーボネート（PC）、ナイロン、ポリエーテルエーテルケトン（PEEK）、ポリスルホン（PSF）、ポリエーテルイミド（PEI）、ポリアリレート（PAR）、ポリブチレンテレフタレート（PBT）、ポリイミドなどのプラスチック基板を用いることができる。

#### 【0083】

そして液晶6025を注入して封止し、表示装置が完成する。そして表示装置6002用の端子6006と、プリント配線基板6000に設けられたリードとを、ワイヤボンディング法等を用いて、電氣的に接続することで、実装が完了する。

#### 【0084】

なお本実施の形態では、表示装置の作製工程において、第1の基板を剥離した後プリント配線基板にマウントしているが、本発明はこれに限定されない。表示装置の土台となる基板を別途用意し、第1の基板を剥離した後、該土台となる基板に貼り合わせるようにしても良い。そして、プリント配線基板に、該土台となる基板ごとマウントするようにしても良い。この場合、表示装置が完成してからプリント配線基板に該表示装置をマウントすることが可能である。つまり、液晶表示装置の場合、液晶を注入して封止することで表示装置を完成させてから、プリント配線基板にマウントすることができる。例えば発光装置では、表示素子である発光素子の作製は、電界発光層の成膜や陰極の成膜などの工程が含まれるので、プリント配線基板上において行なうのが難しい。よって発光装置の場合、土台となる基板を用い、表示装置を完成させてから、プリント配線基板にマウントする方法が有効である。

#### 【0085】

なお、図6に示した液晶表示装置は反射型であるが、バックライトの搭載が可能であれば透過型であってもよい。反射型の液晶表示装置の場合、画像の表示を行なうために消費される電力を透過型よりも抑えることができる。透過型の液晶

表示装置の場合、反射型と異なり暗いところでの画像の認識が容易になる。

#### 【0086】

なお本発明で用いる表示装置は、顔写真で人物を識別できる程度の解像度を有していることが必要である。よって、証明写真の代わりに用いるのならば、少なくとも QVGA (320×240) 程度の解像度が必要であると考えられる。

#### 【0087】

プリント配線基板への薄膜集積回路、表示装置の実装が完了したら、プリント配線基板を封止材で封止する。カードの封止には一般的に用いられている材料を使用することができ、例えばポリエステル、アクリル酸、ポリ酢酸ビニル、プロピレン、塩化ビニル、アクリロニトリルブタジエンスチレン樹脂、ポリエチレンテレフタレート等の高分子材料を用いることが可能である。なお封止の際、表示装置の画素部が露出するようにし、なおかつ接触型の IC カードの場合は、画素部に加えて接続端子も露出するようにする。封止によって、図 1 (A) に示したような外観を有する IC カードを形成することができる。

#### 【0088】

次に、薄膜集積回路と表示装置の構成の一形態について説明する。図 7 に、本発明の IC カードに搭載された薄膜集積回路 201 と表示装置 202 のブロック図を示す。

#### 【0089】

薄膜集積回路 201 に設けられたインターフェース 203 を介して、プリント配線基板に設けられた接続端子 215 との間で、信号の送受信が行なわれる。またインターフェース 203 を介して接続端子 215 からの電源電圧の供給も行なわれる。

#### 【0090】

また図 7 に示す薄膜集積回路 201 には、CPU 204、ROM 205、RAM 204、EEPROM 207、コプロセッサ 208、コントローラ 209 が設けられている。

#### 【0091】

CPU 204 によって、IC カードの全ての処理が制御されており、ROM 2



05には、CPU204において用いられる各種プログラムが記憶されている。コプロセッサ208は、メインとなるCPU204の働きを助ける副プロセッサであり、RAM206は端末装置との間の通信時のバッファとして機能する他、データ処理時の作業エリアとしても用いられる。そしてEEPROM207は、信号として入力されたデータを定められたアドレスに記憶する。

#### 【0092】

なお、顔写真などの画像データを、書き換え可能な状態で記憶させるならばEEPROM207に記憶し、書き換えが不可能な状態で記憶させるならばROM205に記憶する。また別途画像データの記憶用のメモリを用意しておいても良い。

#### 【0093】

コントローラ209は、画像データを含む信号に表示装置202の仕様に合わせてデータ処理を施し、ビデオ信号として表示装置202に供給する。またコントローラ209は、接続端子215から入力された電源電圧や各種信号をもとに、Hsync信号、Vsync信号、クロック信号CLK、交流電圧（AC Cont）等を生成し、表示装置202に供給する。

#### 【0094】

表示装置202には、表示素子が各画素に設けられた画素部210と、前記画素部210に設けられた画素を選択する走査線駆動回路211と、選択された画素にビデオ信号を供給する信号線駆動回路212とが設けられている。

#### 【0095】

なお図7に示した薄膜集積回路201と表示装置202の構成は一例であり、本発明はこの構成に限定されない。表示装置202は画像を表示する機能を有していれば良く、アクティブ型であってもパッシブ型であっても良い。また薄膜集積回路201は表示装置202の駆動を制御する信号を表示装置202に供給することができる機能を有していれば良い。

#### 【0096】

このように顔写真のデータを、表示装置において表示させることで、印刷法を用いた場合に比べて顔写真のすり替えを困難にすることができる。さらに顔写真

のデータをROM等の書き換えが不可のメモリに記憶することで、偽造されるのを防ぐことができ、ICカードのセキュリティをより確保することができる。また、無理にICカードを分解するとROMが壊れるような構成にしておけば、より確実に偽造を防止することができる。

#### 【0097】

また表示装置に用いられる半導体膜や絶縁膜等に、シリアルナンバーを刻印しておけば、例えばROMに画像データを記憶させる前のICカードが、盗難等により第三者に不正に渡ったとしても、シリアルナンバーからその流通のルートがある程度割り出すことが可能である。この場合、復元不可能な程度に表示装置を分解しないと消せないような位置に、シリアルナンバーを刻印しておくにより効果的である。

#### 【0098】

本発明のICカードは、薄膜集積回路がシリコンウェハで作製したものに比べて飛躍的に薄いので、ICカードの決められた容積の中により多くの薄膜集積回路を積層させて実装することができる。よってプリント配線基板上にレイアウトされる薄膜集積回路の面積を抑えつつ、回路規模やメモリ容量をより大きくすることができる、ICカードをより高機能化することができる。

#### 【0099】

また、半導体素子の作製工程における加熱処理の温度に対し、プラスチック基板は耐性が低く用いることが難しい。しかし本発明では、加熱処理を含む作製工程は温度に対する耐性が比較的高いガラス基板やシリコンウェハ等を用い、該作製工程が終了してから半導体素子をプラスチック基板上に移すことができるので、ガラス基板などに比べて薄いプラスチック基板を用いることができる。そして、ガラス基板の上に形成されている表示装置の厚さが、せいぜい2、3mm程度であるのに対し、本発明ではプラスチック基板を用いることで、表示装置の厚さを0.5mm程度、より望ましくは0.3mm程度と飛躍的に薄くすることができる。よって、ICカードへの搭載も可能となり、よりICカードを高機能化させることができる。

#### 【0100】

なお、本発明の IC カードは接触型に限定されず、非接触型であっても良い。  
図 8 を用いて、非接触型の本発明の IC カードの構成を示す。

【0101】

図 8 (A) に、非接触型の IC カードに封止されているプリント配線基板 301 の構成を示す。図 8 (A) に示すように、プリント配線基板 301 には、表示装置 302 と薄膜集積回路 303 が実装されており、表示装置 302 と薄膜集積回路 303 はリード 304 を介して電氣的に接続されている。なお、図 8 (A) では、プリント配線基板 301 の一方の面に薄膜集積回路 303 と表示装置 302 とが共に実装されているが、本発明はこれに限定されない。プリント配線基板 301 の一方の面に表示装置 302 が実装され、他方の面に薄膜集積回路が実装されていても良い。

【0102】

図 8 (B) に、図 8 (A) に示したプリント配線基板 301 の、裏側の構成を示す。図 8 (B) に示すように、プリント配線基板 305 にアンテナコイル 305 が実装されている。アンテナコイル 305 により、端末装置との間のデータの送受信を、電磁誘導を用いて非接触で行うことができるので、接触型に比べて IC カードが物理的な磨耗や損傷を受けにくい。

【0103】

図 8 (B) では、アンテナコイル 305 が作り込まれたプリント配線基板 301 を用いる例を示しているが、別途作製しておいたアンテナコイルをプリント配線基板 301 に実装するようにしても良い。例えば銅線などをコイル状に巻き、 $100\mu\text{m}$ 程度の厚さを有する 2 枚のプラスチックフィルムの間に該銅線を挟んでプレスしたものを、アンテナコイルとして用いることができる。

【0104】

また図 8 (B) では、1 つの IC カードにアンテナコイル 305 が 1 つだけ用いられているが、図 8 (C) に示すようにアンテナコイル 305 が複数用いられていても良い。

【0105】

次に、非接触型の IC カードにおける、薄膜集積回路と表示装置の構成の一形

態について説明する。図 9 に、本発明の IC カードに搭載された薄膜集積回路 401 と表示装置 402 のブロック図を示す。

#### 【0106】

400 は入力用アンテナコイルであり、413 は出力用アンテナコイルである。また 403 a は入力用インターフェースであり、403 b は出力用インターフェースである。なお各種アンテナコイルの数は、図 9 に示した数に限定されない。

#### 【0107】

図 9 に示す薄膜集積回路 401 には、図 7 の場合と同様に、CPU 404、ROM 405、RAM 404、EEPROM 407、コプロセッサ 408、コントローラ 409 が設けられている。また表示装置 402 には、画素部 410 と、走査線駆動回路 411 と、信号線駆動回路 412 とが設けられている。

#### 【0108】

入力用アンテナコイル 400 によって、端末装置から入力された交流の電源電圧や各種信号は、入力用インターフェース 403 a において波形整形されたり直流化されたりし、各種回路に供給される。また薄膜集積回路 401 から出力される出力信号は、出力用インターフェース 403 b において変調され、出力用アンテナコイル 413 によって端末装置に送られる。

#### 【0109】

図 10 (A) に入力用インターフェース 403 a のより詳しい構成を示す。図 10 (A) に示す入力用インターフェース 403 a は、整流回路 420 と、復調回路 421 とが設けられている。入力用アンテナコイル 400 から入力された交流の電源電圧は、整流回路 420 において整流化され、直流の電源電圧として薄膜集積回路 401 内の各種回路に供給される。また、入力用アンテナコイル 400 から入力された交流の各種信号は、復調回路 422 において復調され、薄膜集積回路 401 内の各種回路に供給される。

#### 【0110】

図 10 (B) に出力用インターフェース 403 b のより詳しい構成を示す。図 10 (B) に示す出力用インターフェース 403 b は、変調回路 423 と、アン

プ424とが設けられている。薄膜集積回路401内の各種回路から出力用インターフェース403bに入力された各種信号は、変調回路423において変調され、アンプ424において増幅または緩衝増幅された後、出力用アンテナコイル413から端末装置に送られる。

#### 【0111】

なお本実施の形態では、非接触型としてコイルアンテナを用いた例を示したが、非接触型のICカードはこれに限定されず、発光素子や光センサ等を用いて光でデータの送受信を行なうようにしても良い。

#### 【0112】

また本実施の形態では、アンテナコイルや接続端子を介してリーダライタから電源電圧が供給されている例について示したが、本発明はこれに限定されない。例えば、リチウム電池等の超薄型の電池を内蔵していても良いし、太陽電池を備えていても良い。

#### 【0113】

このように本発明では、シリコンウェハに比べて安価で大型のガラス基板を用いることができるので、より低いコストで、なおかつ高いスループットで薄膜集積回路を大量生産することができ、生産コストを飛躍的に抑えることができる。また、基板を繰り返し使用することも可能なので、コストを削減することができる。

#### 【0114】

また本発明では飛躍的に薄い薄膜集積回路を形成することができるので、回路規模やメモリ容量のより大きい薄膜集積回路を、ICカードの限られた容積の中により多く搭載することができる。また表示装置を薄さ0.5mm以上1mm以下のICカードに搭載することが可能な程度の厚さで形成することができる。したがって、小型化、軽量化を妨げずにICカードの多機能を実現することができる。

#### 【0115】

またプリント配線基板の形状に合わせて薄膜集積回路や表示装置を貼り合わせることが可能なので、ICカードの形状の自由度が高まる。よって例えば、円柱

状のピンなどに貼り付けられるような、曲面を有する形状に IC カードを形成することも可能である。

#### 【0116】

##### 【実施例】

以下、本発明の実施例について説明する。

#### 【0117】

##### (実施例 1)

本実施例では、接触型の IC カードに搭載されているプリント配線基板と薄膜集積回路との電気的な接続の仕方について説明する。

#### 【0118】

図 11 (A) に、ワイヤボンディング法でプリント配線基板に接続されている薄膜集積回路の、断面構造を表す斜視図を示す。601 はプリント配線基板、602 は薄膜集積回路に相当する。薄膜集積回路 602 はプリント配線基板 601 上に、マウント用の接着剤 604 によりマウントされている。

#### 【0119】

また図 11 (A) に示すプリント配線基板 601 には、薄膜集積回路 602 がマウントされている面の裏の面側に、接続端子 605 が設けられている。そしてプリント配線基板 601 に設けられたパッド 606 は、プリント配線基板 605 に設けられたコンタクトホールを介して、接続端子 605 と電気的に接続している。

#### 【0120】

なお本実施例では、接続端子 605 とパッド 606 をコンタクトホールを介して直接接続しているが、例えばプリント配線基板 605 の内部において多層化された配線を設け、該配線を介して電気的に接続されるようにしても良い。

#### 【0121】

そして、図 11 (A) では、薄膜集積回路 602 とパッド 606 とが、ワイヤ 607 によって電気的に接続されている。図 11 (B) に、図 11 (A) に示したパッケージの断面図を示す。薄膜集積回路 602 には半導体素子 609 が設けられており、また薄膜集積回路 602 のプリント配線基板 601 が設けられてい

る側とは反対側に、薄膜集積回路用のパッド 6 0 8 が設けられている。パッド 6 0 8 は該半導体素子 6 0 9 と電氣的に接続されている。そして薄膜集積回路用のパッド 6 0 8 は、プリント配線基板 6 0 1 に設けられたパッド 6 0 6 と、ワイヤ 6 0 7 によって接続されている。

#### 【0 1 2 2】

次に図 1 1 (C) に、フリップチップ法を用いてプリント配線基板に接続されている薄膜集積回路の断面図を示す。図 1 1 (C) に示すパッケージは、薄膜集積回路 6 2 2 に溶剤ボール 6 2 7 が設けられている。溶剤ボール 6 2 7 は、薄膜集積回路 6 2 2 のプリント配線基板 6 2 1 側に設けられており、同じく薄膜集積回路 6 2 2 に設けられたパッド 6 2 8 に接続されている。そして薄膜集積回路 6 2 2 に設けられている半導体素子 6 2 9 が、パッド 6 2 8 とが接続されている。パッド 6 2 8 は、半導体素子 6 2 9 として T F T を用いる場合、該 T F T のゲート電極と同じの導電膜から形成されていても良い。

#### 【0 1 2 3】

溶剤ボール 6 2 7 は、プリント配線基板 6 2 1 に設けられたパッド 6 2 6 と接続されている。そして図 1 1 (C) では、溶剤ボール 6 2 7 間の隙間を埋めるように、アンダーフィル 6 2 4 が設けられている。またプリント配線基板 6 2 1 の接続端子 6 2 5 は、プリント配線基板 6 2 1 の薄膜集積回路 6 2 2 がマウントされている側とは反対の側に設けられている。そしてプリント配線基板 6 2 1 に設けられたパッド 6 2 6 は、プリント配線基板 6 2 5 に設けられたコンタクトホールを介して、接続端子 6 2 5 と電氣的に接続している。

#### 【0 1 2 4】

フリップチップ法の場合、接続するべきパッドの数が増加しても、ワイヤボンディング法に比べて、比較的パッド間のピッチを広く確保することができるので、端子数の多い薄膜集積回路の接続に向いている。

#### 【0 1 2 5】

次に図 1 1 (D) に、フリップチップ法を用いて積層されている薄膜集積回路の断面図を示す。図 1 1 (D) では、プリント配線基板 6 3 3 上に 2 つの薄膜集積回路 6 3 0、6 3 1 が積層されている。そしてプリント配線基板 6 3 3 に設け

られたパッド 636 と、薄膜集積回路 630 との電氣的な接続は、溶剤ボール 634 を用いて行なわれている。また、薄膜集積回路 630 と薄膜集積回路 631 との電氣的な接続も、溶剤ボール 632 を用いて行なわれている。

#### 【0126】

なお図 11 (A) ～図 11 (D) では、薄膜集積回路がベアチップとしてプリント配線基板にマウントされた例を示したが、本発明では薄膜集積回路がパッケージングされてからマウントされていても良い。この場合も、薄膜集積回路とインターポーザとの電氣的な接続は、溶剤ボールを用いたものであっても、ワイヤを用いたものであっても、その組み合わせであっても良い。

#### 【0127】

なお溶剤ボールとパッドとの接続は、熱圧着や、超音波による振動を加えた熱圧着等様々な方法を用いることができる。なお、アンダーフィルが圧着後の溶剤ボール間の隙間を埋めるようにし、接続部分の機械的強度や、パッケージで発生した熱の拡散などの効率を高めるようにしても良い。アンダーフィルは必ずしも用いる必要はないが、プリント配線基板またはインターポーザと、薄膜集積回路との熱膨張係数のミスマッチから生ずる応力により、接続不良が起こるのを防ぐことができる。超音波を加えて圧着する場合、単に熱圧着する場合に比べて接続不良を抑えることができる。特に、薄膜集積回路と、プリント配線基板またはインターポーザとの間の接続点が 100 より多い場合に有効である

#### 【0128】

(実施例 2)

本実施例では、本発明の IC カードを銀行のキャッシュカードとして用いる場合の、具体的な利用方法の一例について説明する。

#### 【0129】

図 12 に示すように、まず銀行などの金融機関において口座を開設する際に、預金者の顔写真の画像データを、キャッシュカードの薄膜集積回路に設けられた ROM に記憶する。ROM に顔写真のデータを記憶することで、顔写真の摩り替えなどの偽造を防止することができる。そして該キャッシュカードを預金者に提供することで、キャッシュカードの使用が開始される。



**【0130】**

キャッシュカードはATM（自動現金預入払出機）または窓口における取り引きに用いられる。そして引き出し、預け入れ、振り込み等の取り引きが行なわれると、キャッシュカードの薄膜集積回路に設けられているEEPROMに、預金残高や、取り引き日時などの明細が記憶されるようにする。

**【0131】**

この取り引きの後、キャッシュカードの画素部において、預金残高や取り引き日時などの明細が表示されるようにし、一定時間経過後に該表示が消えるようにプログラムしておいても良い。そして、この取り引きの際、例えば自動振り込みによる引き落としなどの、キャッシュカードを用いずに行なわれた決済をすべてICカード内に記帳し、画素部においてこれを確認することができるようにしても良い。

**【0132】**

また、デビットカード（R）のように銀行のキャッシュカードを用い、現金のやり取りなしに口座から直接支払いを行なって決済する前に、決済を行なう際に用いる端末装置を介して銀行のホストコンピュータから残高の情報を引き出し、ICカードの画素部にその残高を表示するようにしても良い。端末装置において残高を表示すると使用している際に背後から第三者に盗み見られる怖れがあるが、ICカードの画素部に残高を表示することで、盗み見られることなくICカードの使用者が残高を確認することができる。そして、販売店に設置された決済に用いる端末装置を用いて残高の確認をすることができるので、決済の前に残高を確認するためにわざわざ銀行の窓口やATMなどで残高照会や記帳を行なう煩雑さを解消することができる。

**【0133】**

なお本発明のICカードはキャッシュカードに限定されない。本発明のICカードを定期券やプリペイドカードとして用い、残金が画素部に表示されるようにしても良い。

**【0134】**

（実施例3）

本実施例では、1つの基板から複数の液晶表示装置を作製する場合について説明する。

#### 【0135】

図13(A)に、第1の基板1301上に複数の液晶表示装置を同時に作製している場合の、基板の上面図を示す。配向膜が形成された第1の基板1301には、液晶が封入される領域を囲むようにレイアウトされたシール材1302が形成されている。そして液晶を滴下することで、シール材1302で囲まれた領域に液晶1303が滴下されている。

#### 【0136】

図13(B)に、図13(A)の破線A-A'における断面図を示す。図13(B)に示すように、液晶1303はシール材1302で囲まれた領域に滴下されている。次に図13(C)に示すように、液晶1303をシール材1302で囲まれた領域に封入するように、対向基板1304を貼り合わせて圧着する。

#### 【0137】

対向基板の圧着後、図13(D)に示すように、第1の基板1301を剥離して除去した後、図13(E)に示すようにプラスチック基板1305を貼り合わせる。そして破線の位置でダイシングを行ない、図13(F)のように表示装置を互いに切り離す。

#### 【0138】

なお本実施例では液晶表示装置の場合について述べたが、本発明はこれに限定されず、発光装置やその他の表示装置であっても複数同時に作製することが可能である。

#### 【0139】

図14に、本実施例の液晶表示装置の断面図を示す。図14(A)に示す液晶表示装置は、画素に柱状のスペーサ1401が設けられており、該柱状のスペーサ1401によって対向基板1402と素子側の基板1403との間の密着性を高めている。これにより、第1の基板の剥離の際にシール材と重なる領域以外の半導体素子が第1の基板側に残留してしまうのを防ぐことができる。

#### 【0140】

また図 14 (B) に、ネマチック液晶、スメクチック液晶、強誘電性液晶或いはそれらが高分子樹脂中に含有された P D L C (ポリマー分散型液晶) を用いた液晶表示装置の断面図を示す。P D L C 1404 を用いることで、対向基板 1402 と素子側の基板 1403 との間の密着性が高められ、第 1 の基板の剥離の際にシール材と重なる領域以外の半導体素子が第 1 の基板側に残留してしまうのを防ぐことができる。

#### 【0141】

##### 【発明の効果】

このように本発明では、シリコンウェハに比べて安価で大型のガラス基板を用いることができるので、より低いコストで、なおかつ高いスループットで薄膜集積回路を大量生産することができ、生産コストを飛躍的に抑えることができる。また、基板を繰り返し使用することも可能なので、コストを削減することができる。

#### 【0142】

また本発明では飛躍的に薄い薄膜集積回路を形成することができるので、回路規模やメモリ容量のより大きい薄膜集積回路を、I C カードの限られた容積の中により多く搭載することができる。また表示装置を薄さ 0.5 mm 以上 1 mm 以下の I C カードに搭載することが可能な程度の厚さで形成することができる。したがって、小型化、軽量化を妨げずに I C カードの多機能を実現することができる。

#### 【0143】

またプリント配線基板の形状に合わせて薄膜集積回路や表示装置を貼り合わせることが可能なので、I C カードの形状の自由度が高まる。よって例えば、円柱状のビンなどに貼り付けられるような、曲面を有する形状に I C カードを形成することも可能である。

##### 【図面の簡単な説明】

【図 1】 本発明の I C カードの外観図と、内部の構造を示す図。

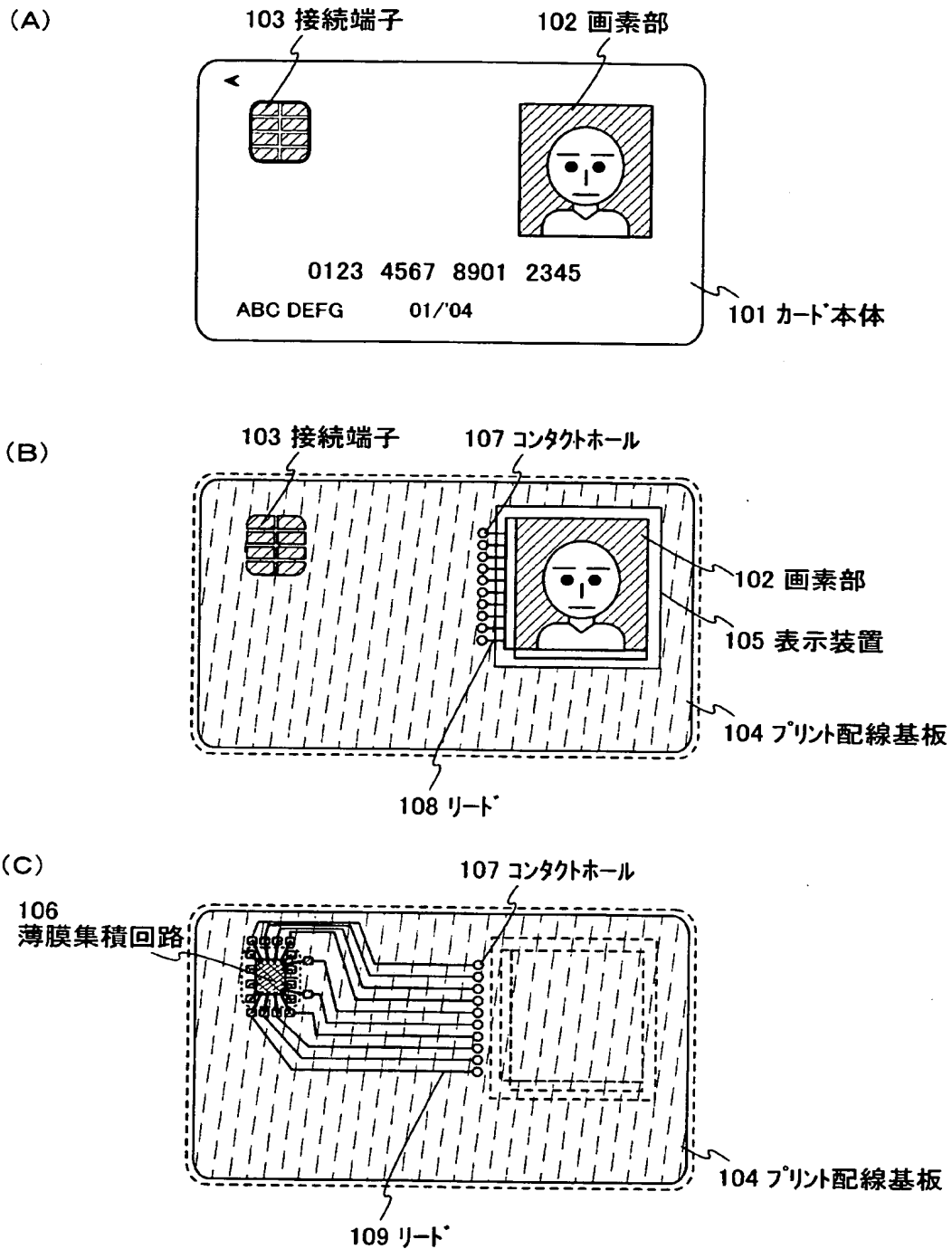
【図 2】 接続端子と薄膜集積回路の拡大図と、表示装置とプリント配線基板との接続部分の拡大図。

- 【図 3】 半導体素子の作製方法を示す図。
- 【図 4】 半導体素子の作製方法を示す図。
- 【図 5】 半導体素子の作製方法を示す図。
- 【図 6】 液晶表示装置の断面図。
- 【図 7】 薄膜集積回路と表示装置のブロック図。
- 【図 8】 本発明の I C カードの内部の構造を示す図。
- 【図 9】 薄膜集積回路と表示装置のブロック図。
- 【図 1 0】 入出力用インターフェースの構造を示すブロック図。
- 【図 1 1】 薄膜集積回路の構造を示す断面図。
- 【図 1 2】 本発明の I C カードの利用方法を示す図。
- 【図 1 3】 本発明の表示装置の作製方法を示す図。
- 【図 1 4】 液晶表示装置の断面図。

【書類名】

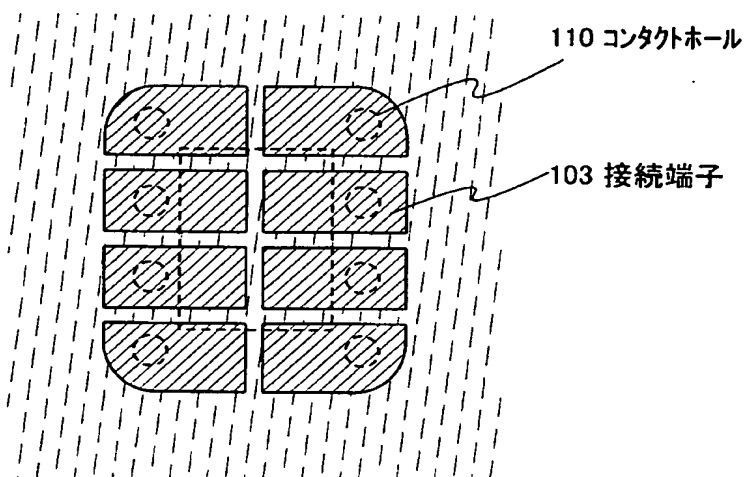
図面

【図 1】

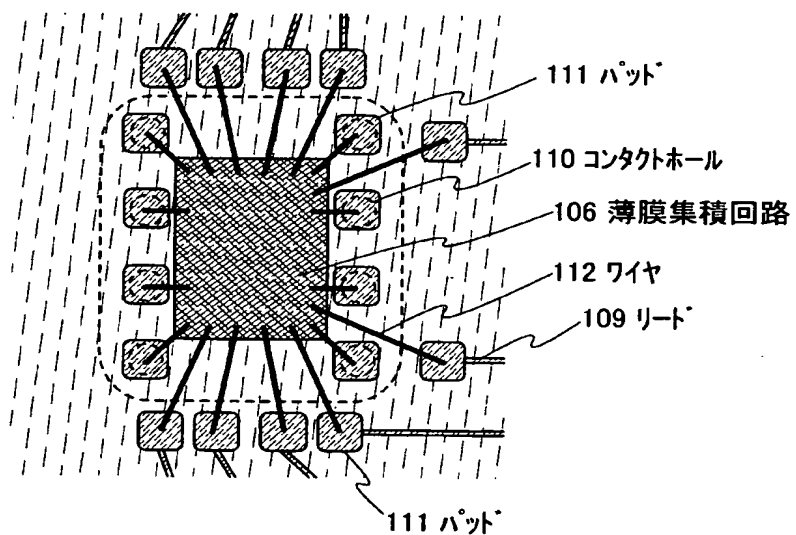


【図 2】

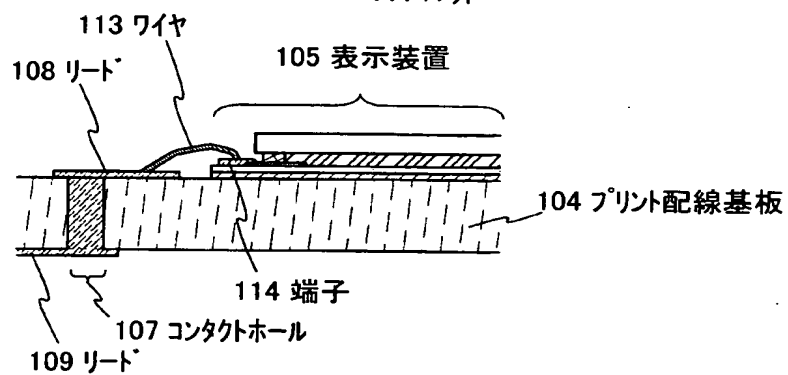
(A)



(B)

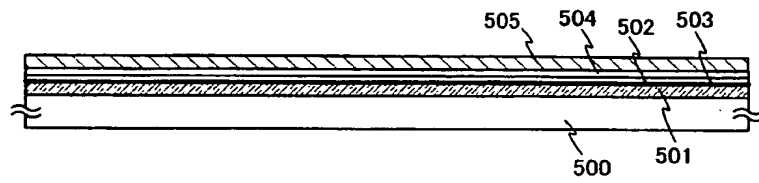


(C)

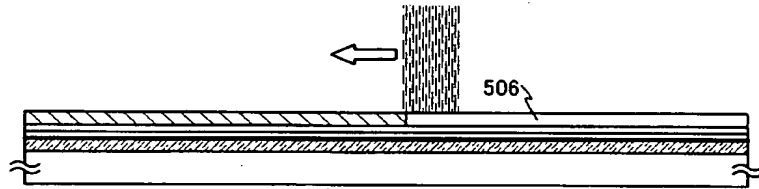


【図 3】

(A)



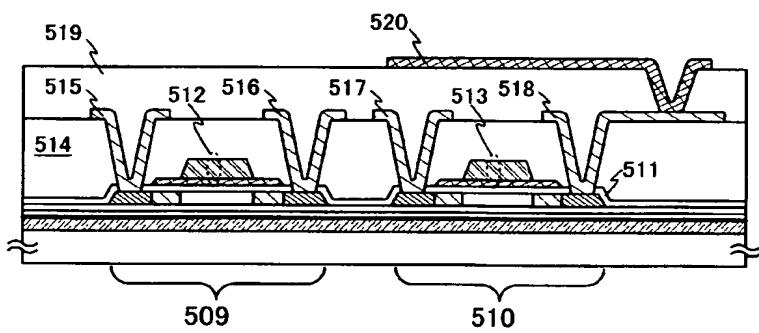
(B)



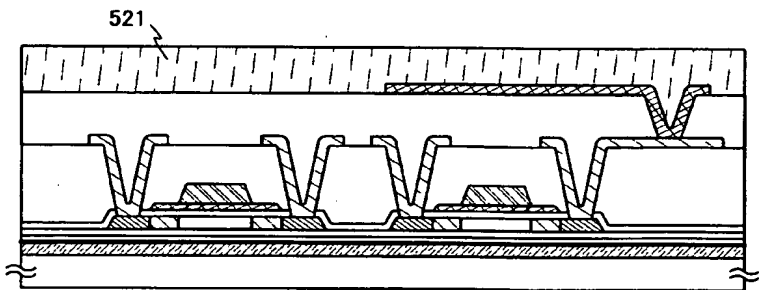
(C)



(D)

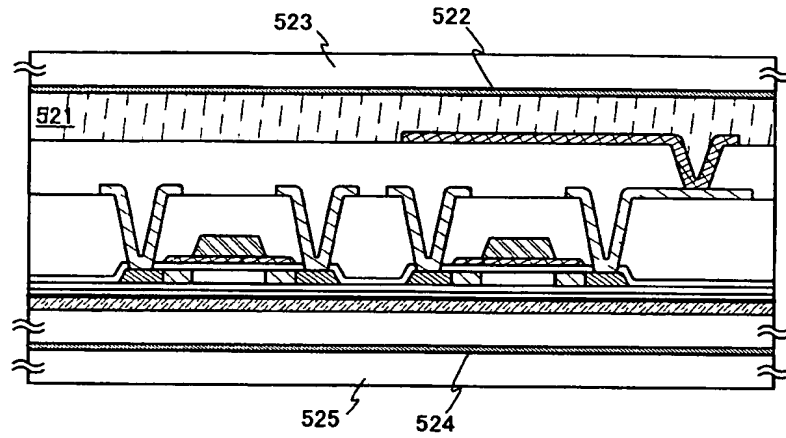


(E)

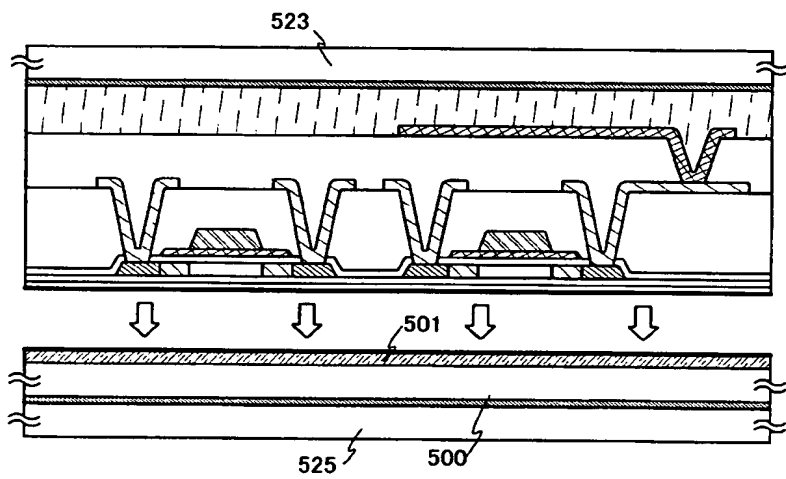


【図 4】

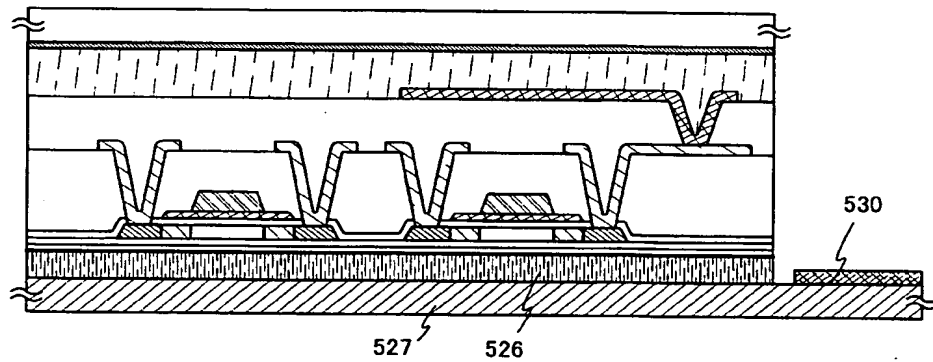
(A)



(B)

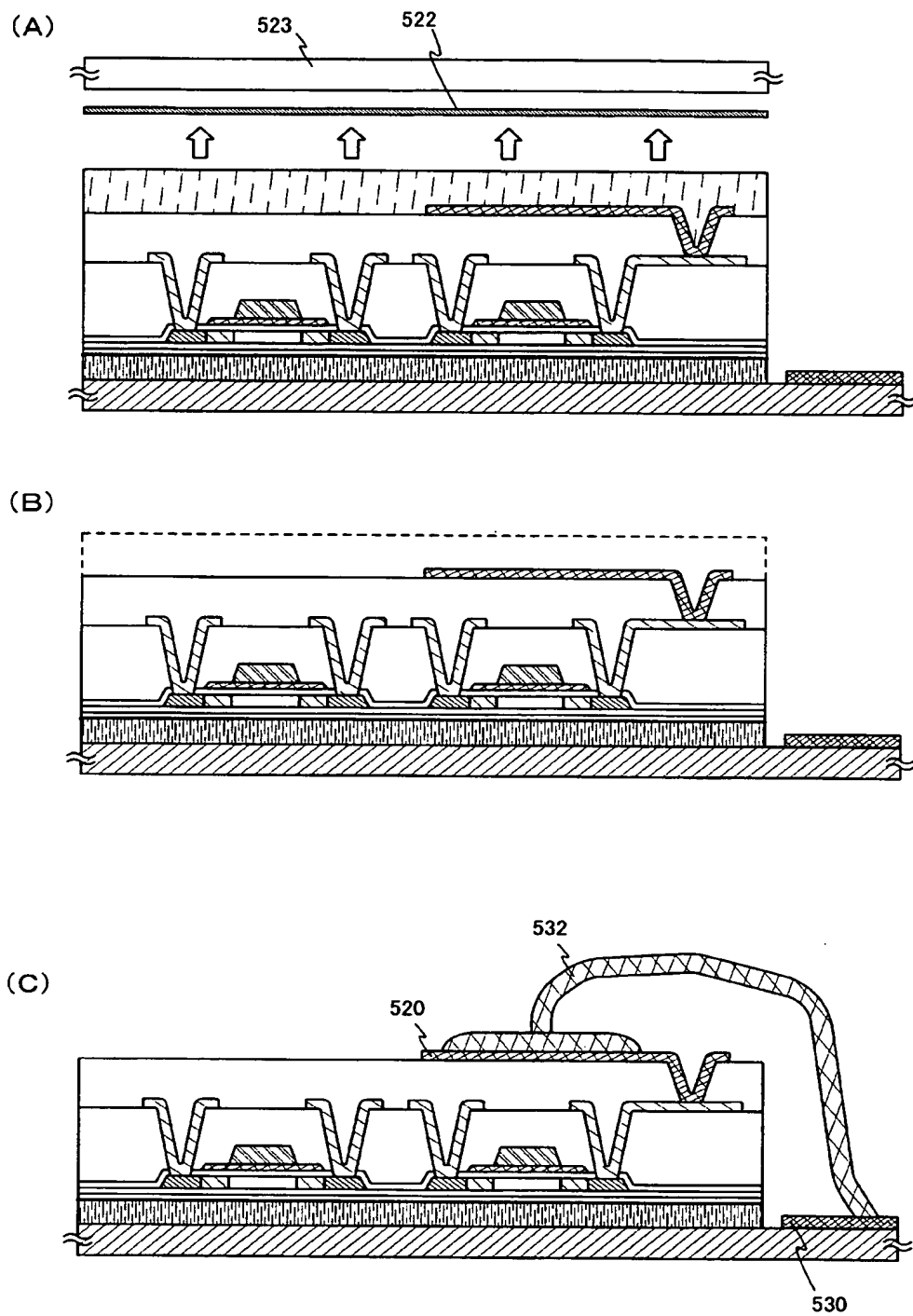


(C)

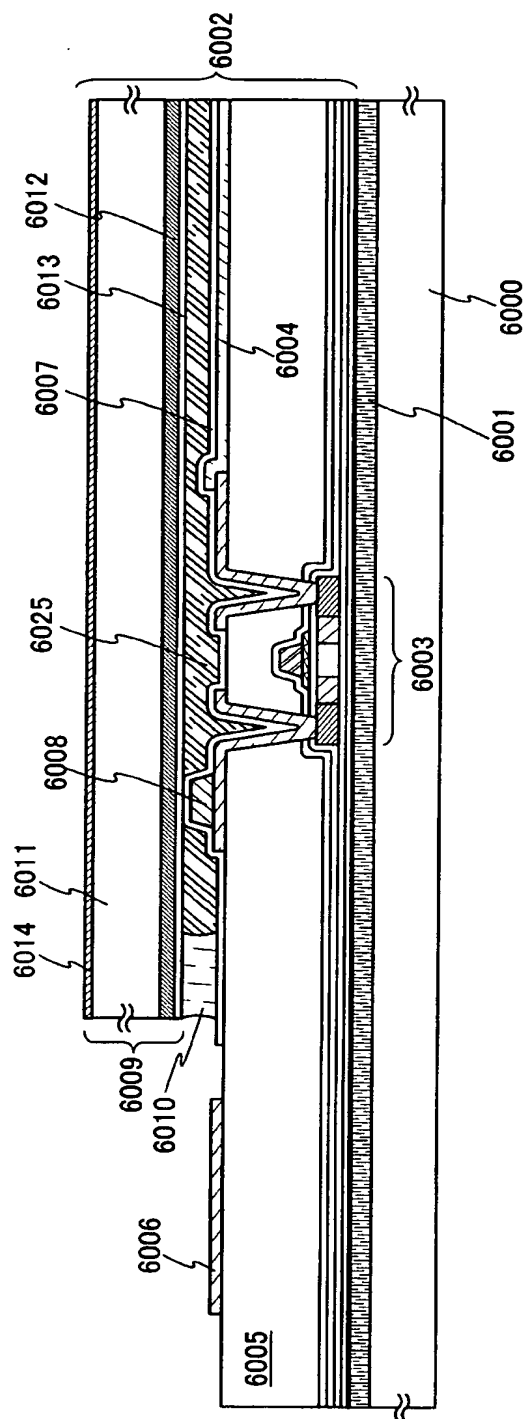




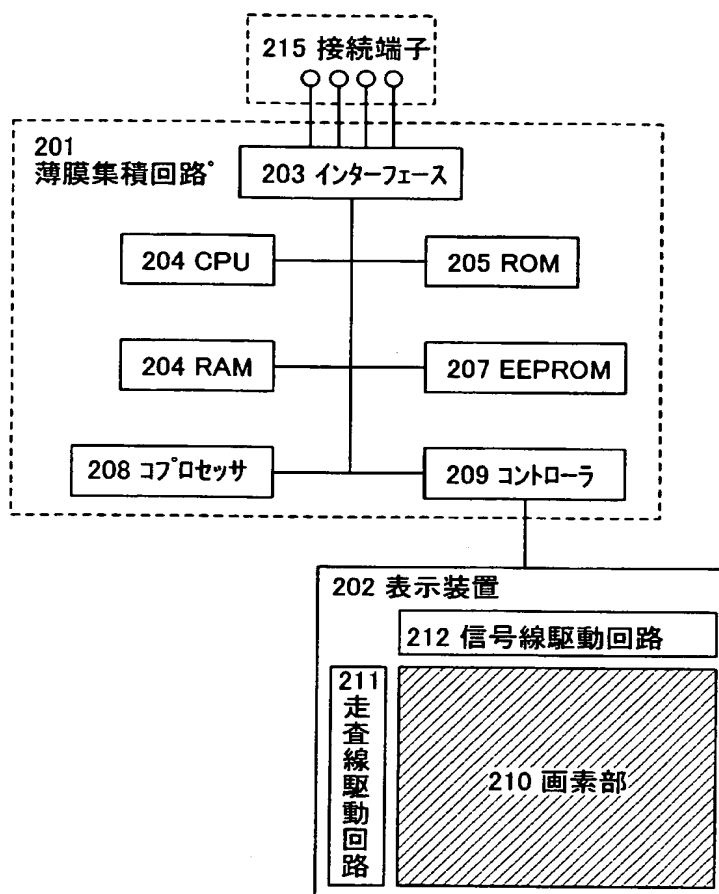
【図 5】



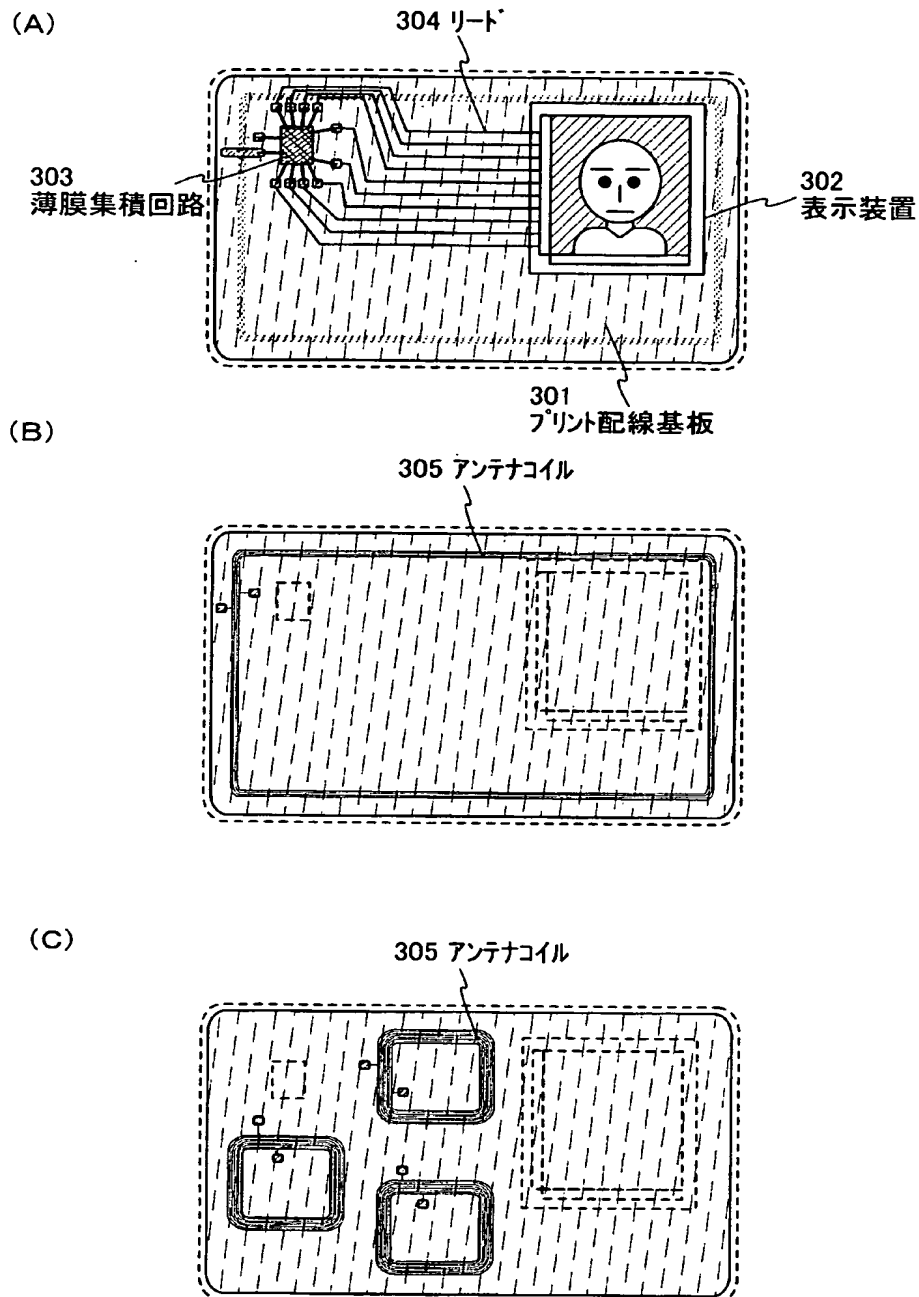
【図 6】



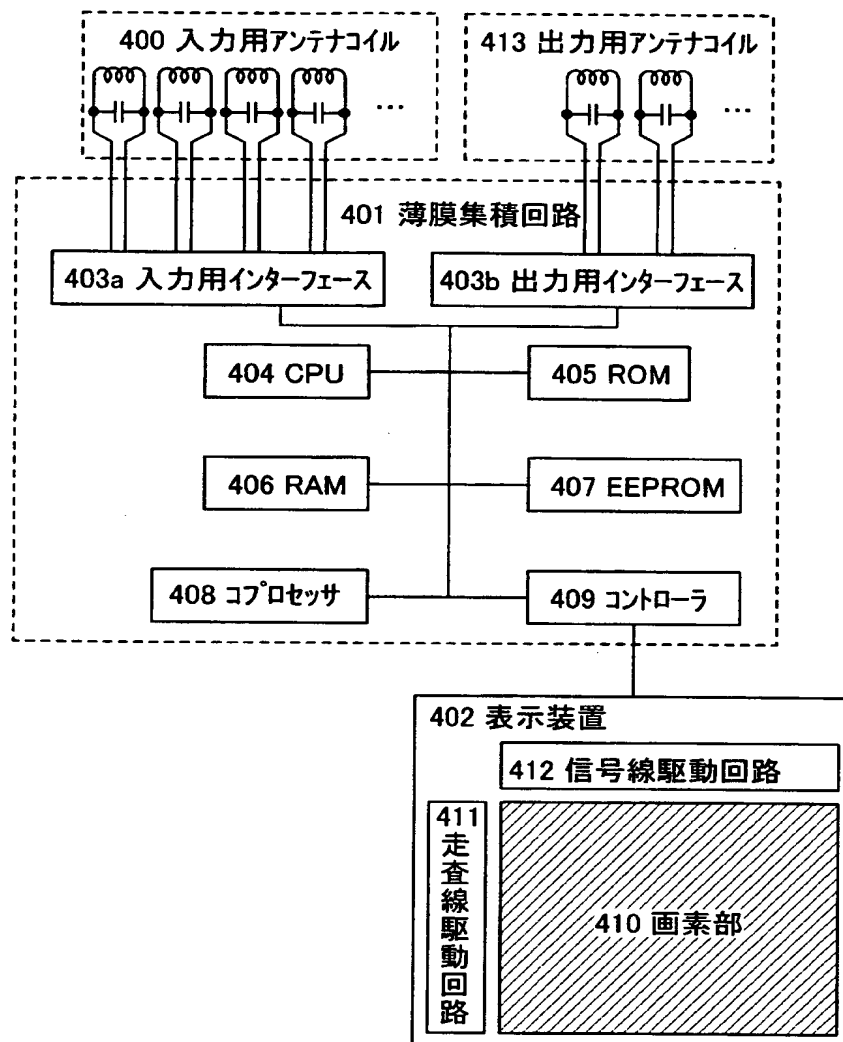
【図 7】



【図 8】

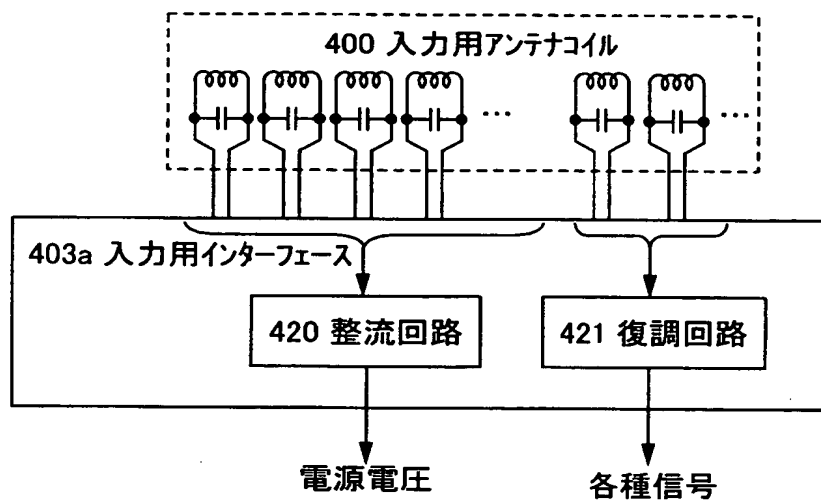


【図 9】

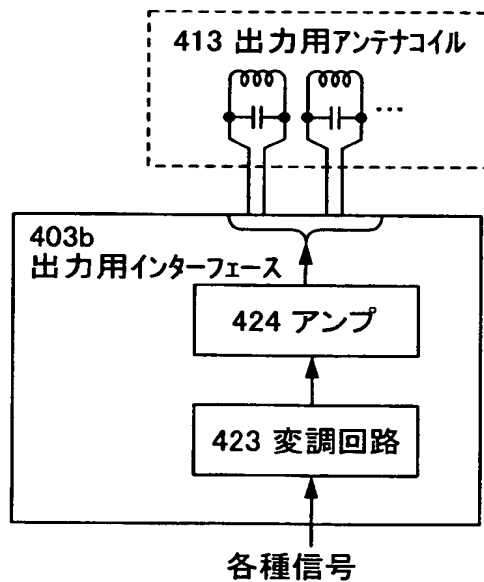


【図 10】

(A)

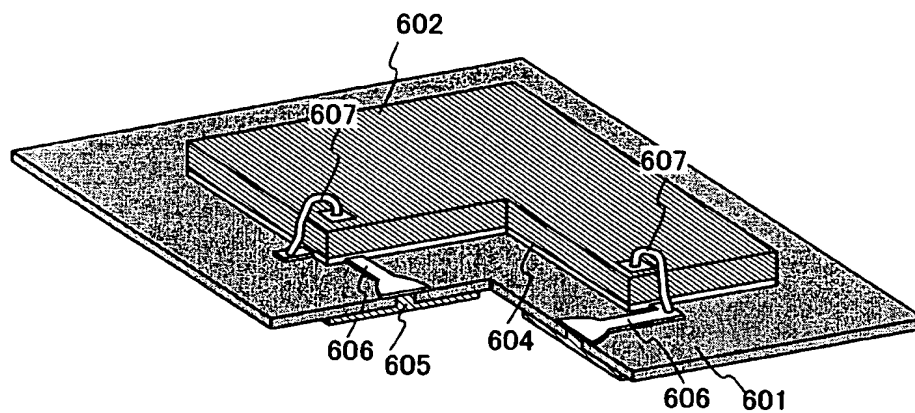


(B)

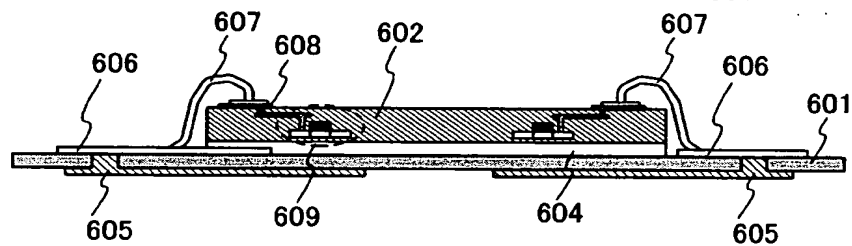


【図 11】

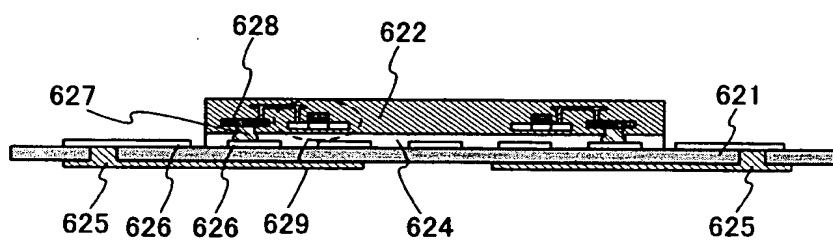
(A)



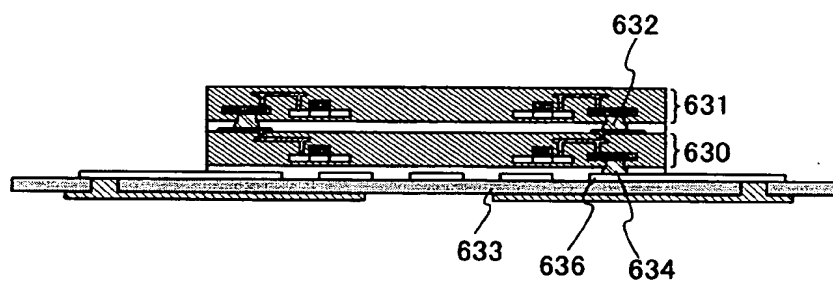
(B)



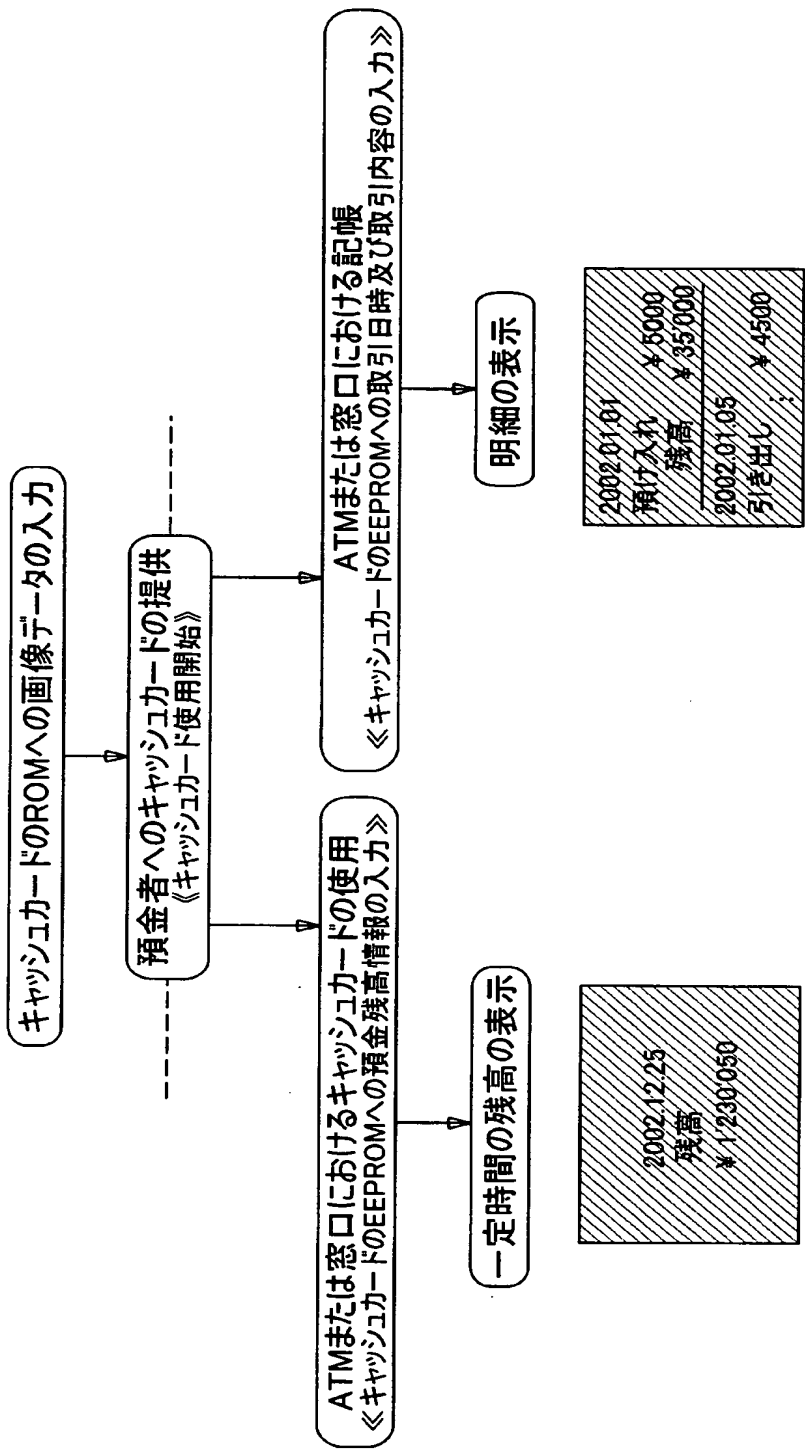
(C)



(D)

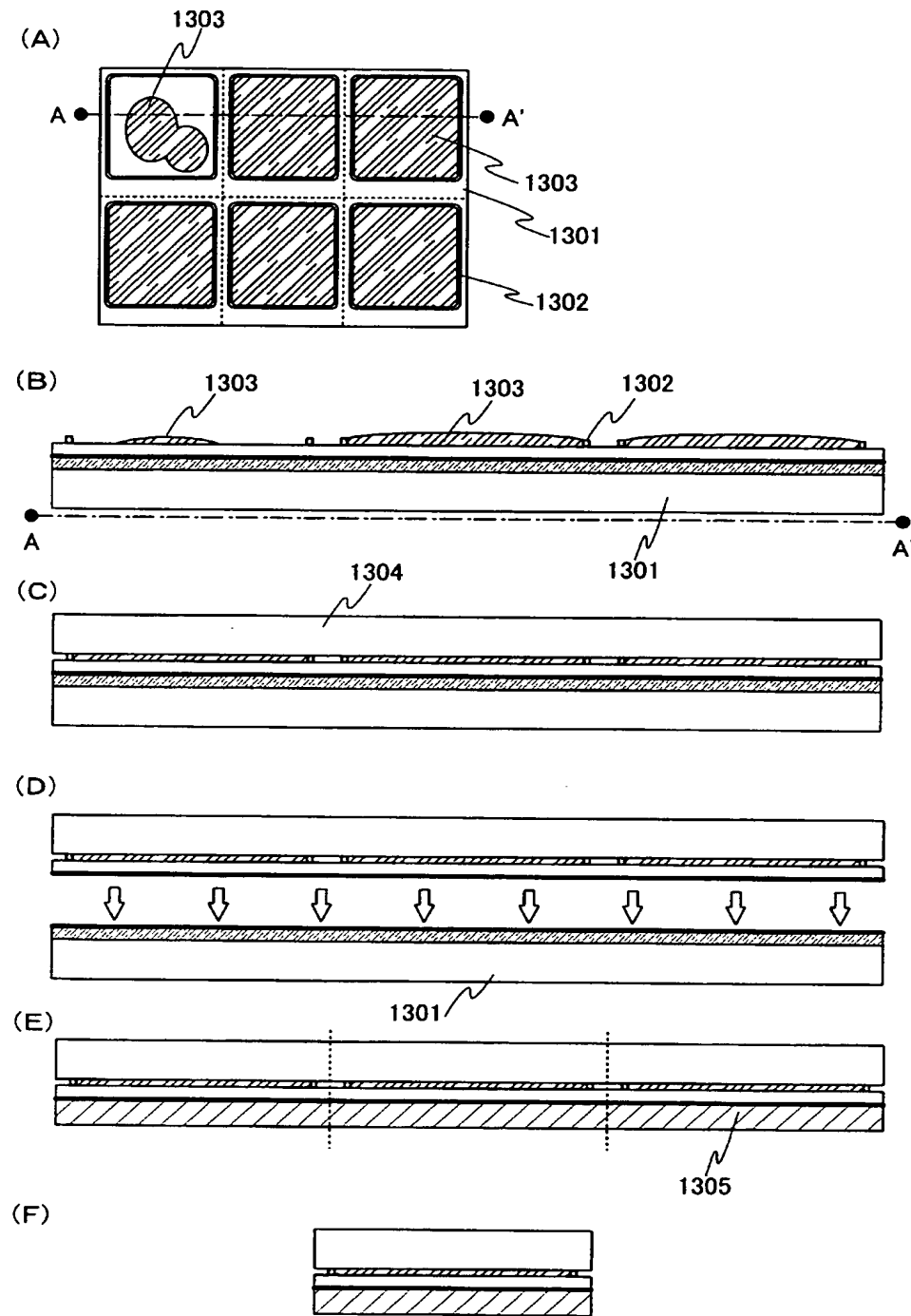


【図 12】

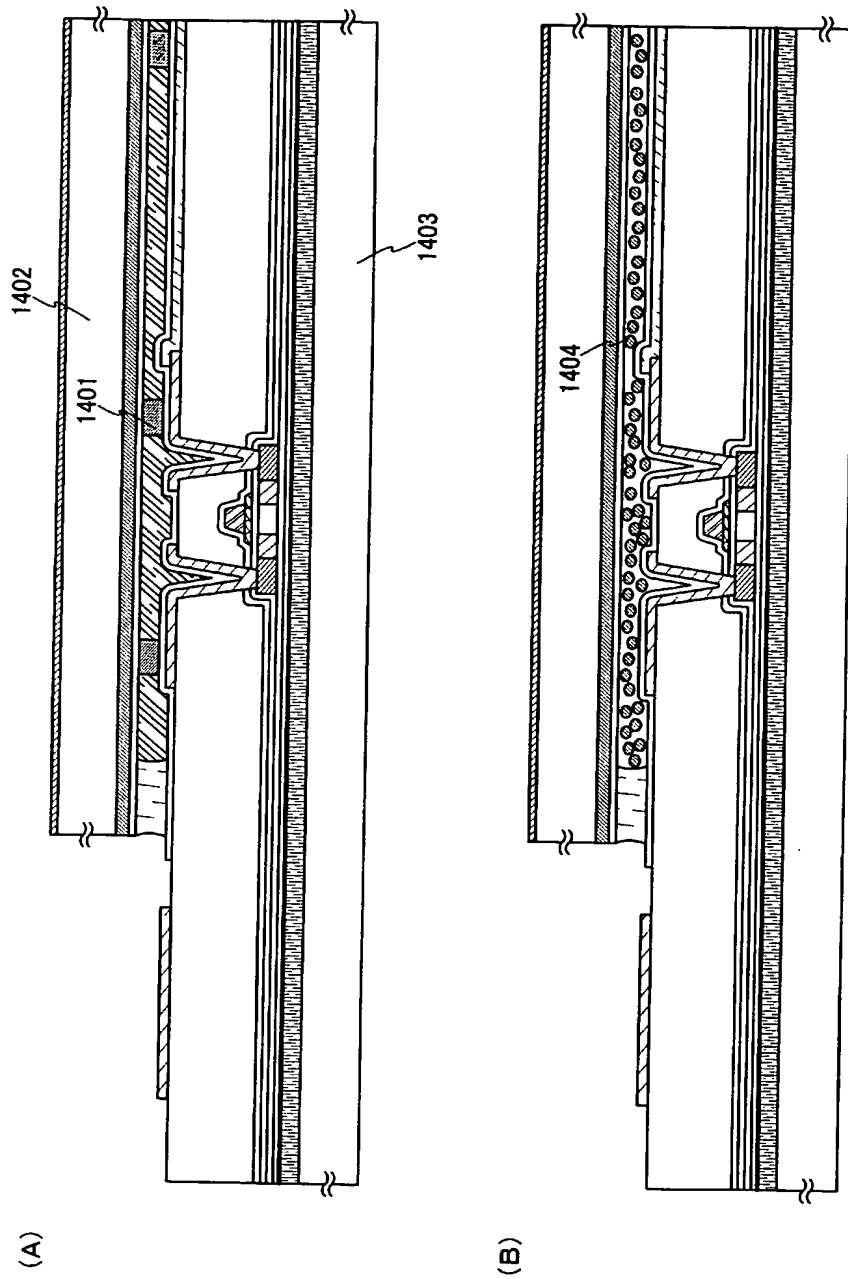




【図 13】



【図 14】



【書類名】 要約書

【要約】

【課題】 本発明は、顔写真の摩り替えなどの偽造を防止することでセキュリティを確保することができ、なおかつ顔写真以外の画像の表示できる、より高機能な I C カードの提案を課題とする。

【解決手段】 表示装置と複数の薄膜集積回路とを有する I C カードであって、複数の薄膜集積回路によって表示装置の駆動が制御されており、複数の薄膜集積回路及び表示装置に用いられている半導体素子は多結晶半導体膜を用いて形成されており、複数の薄膜集積回路は積層されており、表示装置と複数の薄膜集積回路は同一のプリント配線基板に実装されており、I C カードの膜厚は 0. 5 mm 以上 1 mm 以下であることを特徴とする I C カード。

【選択図】 図 1

特願 2 0 0 2 - 3 7 8 8 0 3

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 1 5 3 8 7 8 ]

1. 変更年月日

1 9 9 0 年 8 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県厚木市長谷 3 9 8 番地

氏 名

株式会社半導体エネルギー研究所